

PROGRAMME

MARDI 23 MAI

11h00 - 15h30

15h30 - 16h00

16h00 - 19h00

Accueil des participants

Ouverture & Présentation de l'Atelier

Session N°1

"Interconnexions : Packaging & Report "

Les Sessions 1 & 2 aborderont les études réalisées et les résultats obtenus dans des domaines aussi variés que :

1. les technologies d'encapsulation des composants électroniques : nouveaux boîtiers circuits intégrés, modules, etc., mais aussi, en session 2, les PCB, Passifs, Composants de Puissance et Capteurs.
2. les procédés de report : évolution technologique, nouvelles filières.

Ces deux sessions ont pour objectif :

- a. de faire le point sur l'état de l'art et les problèmes rencontrés.
- b. de faire aussi un état des démarches et approches pratiques pour évaluer et qualifier la fiabilité de ces boîtiers et assemblages

Un lien sera établi avec l'ingénierie des techniques de caractérisation et d'analyse en particulier en terme de moyens

(outils/méthodes) nécessaires à l'implémentation de ces pratiques.

Un parallèle pourra être tenté entre l'évaluation de comportement au niveau puce avec l'ensemble des techniques

appliquées au niveau wafer et l'évaluation du comportement des assemblages avec un ensemble de techniques "restant à organiser", ceci dans un objectif similaire.

La fiabilité au niveau des boîtiers ou assemblage pourrait ainsi être traitée avec des moyens représentatifs et à la hauteur des problématiques industrielles à l'heure où l'intégration de composants dans les substrats fait que ces technologies

sont la base des performances des produits.

Ce domaine est en évolution majeure (ex : BGA, CSP, MEMS, ...) et pose une question globale de concept d'intégration qui est à définir et spécifier au niveau équipement et non plus tel qu'un assemblage d'individualités sur une surface donnée. Des présentations illustrant l'ensemble des domaines cités plus haut (du passif au VLSI) sont sollicitées avec pour objectif "favoriser" la discussion et les échanges d'expérience.

Animateurs :

Michel Barré, Matra Bae Dynamics

Tel 01 34 88 19 61

Fax 01 34 88 19 88

E-mail : mbarre@matra-def.fr

Jacques Minel, Hewlett-Packard

Grenoble

Tel 04 76 14 54 95

Fax 04 76 14 15 63

E-mail : jacques_minel@hp.com

Animateurs :

Alain Urbeta, Solecron

France, Canelan

Tel 05 57 12 73 27

Fax 05 57 12 74 90

E-mail : AlainUrbeta@fr.slr.com

Daniel TRIAS, Serma Technologies

Pessac

Tel 05 57 26 08 81

Fax 05 57 26 08 79

E-mail : d.trias@serma.com

Session N°2

"Interconnexions : Packaging & Report " (suite)

Dans la continuité de la session précédente, les présentations seront structurées selon les thèmes suivants:

- Etudes, conception et état de l'art

- Manufacturabilité

- Etudes de cas

Elles adresseront le périmètre suivant de manière individuelle ou combinée:

- Circuit imprimés et substrats

- Assemblage et report

- Composants (Passif, puissance, capteurs)

MERCREDI 24 MAI

8h00 - 12h00

Session N°3 "Techniques en CND & Analyses Physicochimiques"

La complexité des dispositifs électroniques engendrée par une densité d'intégration de plus en plus poussée entraîne l'utilisation de technologies d'assemblages complexes et de multiples matériaux, souvent en couches minces, qui sont de plus en plus difficiles à analyser. Ces matériaux métallurgiques et organiques, qui ont des propriétés physico-chimiques très variées, doivent cohabiter et résister à des conditions d'utilisation parfois sévères. La fonctionnalité peut être perdue pour des problèmes de formulation, d'interdiffusion, de décohésion, de pollution, de polymérisation insuffisante, de dégradation, etc. Dans le cadre de travaux d'évaluation en amont, de qualification et d'analyse de défaillance de composants ou de cartes électroniques, les méthodes à mettre en œuvre doivent permettre d'observer et d'analyser les divers constituants et de vérifier la cohésion des assemblages.

1^{ère} partie :

Contrôle Non Destructif : évolutions récentes des techniques par rayons X et ultra-sons appliquées à la microélectronique.

Animateurs : Jean-Claude Lecomte et Yves Ousten

D'une part, les moyens de Contrôle Non Destructif apportent une aide précieuse pour le déroulement d'une analyse de défaut, d'autre part, lors de la mise au point des procédés de fabrication des différentes technologies d'assemblage ou de leur qualification, il est important d'utiliser des moyens non destructifs de caractérisation et d'analyse dont les performances doivent répondre à la complexité croissante des micro-assemblages. Parmi ces techniques, celles basées sur les rayons X et les ultrasons sont plus particulièrement abordées. Un tour d'horizon sur leurs évolutions récentes et des exemples d'analyses constitueront l'essentiel de cette partie.

2^{ème} partie :

Techniques d'analyses physico-chimiques.

Animatrices : Agnès Fleury-Cherigie et Isabelle Lombaert-Valot

Cette partie concerne toutes les techniques de spectroscopie (ou spectrométrie) et les techniques d'analyse thermique (TGA, TMA, DSC, ...), qui sont semi-quantitatives ou quantitatives. Elles permettent d'évaluer les performances des nouveaux matériaux, de contrôler un lot de produit ou de comprendre un mécanisme de dégradation. Nécessitant habituellement une préparation destructive, leurs évolutions récentes permettent de réaliser des analyses non destructives, en particulier sur des matériaux en couches minces ou en petites quantités. L'attention sera attirée sur les apports de ces techniques avec leurs contraintes pour l'analyse des assemblages électroniques.

Animateurs :
Jean Louis DIGNOY, Philips Composants,
Caen
Tel 02 31 45 30 38
Fax 02 31 45 21 78
E-mail jeanlouis.dignoy@philips.com

Daniel GOBELD, Texas Instruments,
Nice
Tel 04 93 22 24 54
Fax 04 93 22 23 34
E-mail dago@tmsi.com

Philippe PERDU, CNES, Centre de
Toulouse
Tel 05 61 27 47 32
Fax 05 61 28 20 17
E-mail Philippe.Perdu@cnes.fr

Résumé : pour garantir l'efficacité des analyses de défaillance (résultats et durées) face à la complexité croissante des semi-conducteurs intégrés, les méthodes et les outils doivent s'adapter.

Test et Diagnostic électriques :

Le diagnostic électrique dépasse désormais le cadre du diagnostic fonctionnel ou paramétrique. Il s'intègre à l'analyse de défaillance, s'applique de manière itérative et, en association avec d'autres types d'analyse, permet de confirmer ou d'infirmer une hypothèse de défaillance ou bien encore d'indiquer des hypothèses possibles. Ce diagnostic sert également à orienter le choix des outils d'analyse ; de plus il doit prendre en compte l'environnement du composant au moment de sa défaillance (carte, ambiance) et les informations issues des outils CAO/CAD (simulation, caractérisation). En première partie, nous dresserons un état des lieux des outils et des méthodes efficaces qui s'imposent pour l'avenir du FA.

Techniques d'analyses des semi-conducteurs intégrés :

La complexité croissante des circuits intégrés rend de plus en plus difficile l'étape de localisation du défaut préalable à son analyse, qu'il s'agisse d'un produit en phase de développement, de production ou d'un retour client. De plus, la multiplication des niveaux d'interconnexions métalliques à la surface des puces et les nouvelles technologies d'assemblages en FLIP-CHIP rendent difficile l'observation des circuits par la face avant. Enfin la réduction des géométries et de la taille des défauts limitent l'usage des outils d'observation usuels. Dans tous les cas nous sommes confrontés à des questions très concrètes : les techniques actuelles sont-elles encore adaptées aux nouveaux circuits ? Faut-il analyser les circuits par la face arrière ? Si oui, comment les préparer ? Les observer ? Existe-t-il encore des méthodes et des outils simples et efficaces ? Dans cette seconde partie, nous aborderons ces questions sous l'angle de l'expérience pratique et des difficultés rencontrées.

PROGRAMME

JEUDI 25 MAI

16h00 - 19h00

Animateurs :
Jakub BOROWSKI, Giat Industries,
Toulouse
Tel 05 61 31 34 28
Fax 05 61 31 34 87
E-mail :
borowski.j@giat.cto@diat.oleane.com

Jean-Claude CLEMENT,
Thomson-CSF / TTM,
Orsay
Tel 01 69 33 01 03
Fax 01 69 33 01 23
E-mail :
jeanclaud.clement@ttm.thomson-csf.com

Session N°5 "La Défaillance des Composants en Utilisation"

70% des défaillances des composants électroniques sont la conséquence d'opérations/manipulations "pas toujours sous contrôle" dans un processus industriel chez l'équipementier, ou encore d'utilisations à des conditions hors limites prévues par le fabricant du composant. La plupart des industriels du secteur de l'électronique professionnelle sont confrontés à ces problèmes. L'objectif de cette session est de présenter les expériences de différents industriels et les méthodologies mises en place pour traiter ces problèmes.

- Les différents domaines abordés traiteront de la défaillance des composants dans les différentes phases de vie du composant :
- La phase PRE-UTILISATION, qui concerne les problèmes liés au stockage des composants particulièrement à long terme, la manipulation engendrant des défauts de type ESD, et les pollutions.
 - La phase CONDITIONNEMENT, mettant en jeux les problèmes liés au report, au test électrique, et même aux épreuves de recette de l'équipement ou de burn-in.
 - La phase FONCTIONNELLE qui comprend principalement les conditions liées aux contraintes de l'environnement : thermiques (utilisation en gamme étendue), radiations, vibrations ou mécaniques, CEM ou perturbations électriques.

8h30 - 12h30

VENDREDI 26 MAI

Animateurs :
Jean-Marie CHOPIN, Aérospatiale
Matra / Airbus, Toulouse
Tel 05 61 93 04 55
Fax 05 61 93 84 29
E-mail :
jean-marie.chopin@avions.aerospatiale.fr

Pierre Le BLANC, Matra Marconi
Space, Toulouse
Tel 05 62 19 75 29
Fax 05 62 19 78 78
E-mail :
pierre.leblanc@tts.mms.fr

Nadège PASCAUD, Giat Industries,
Toulouse
Tel 05 61 31 31 76
Fax 05 61 31 34 87
E-mail :
nadège.pascaud@giat-industries.fr

12h30 - 13h30

Animateurs :
Les Membres du Bureau

Session N°7

"Clôture de L'Atelier"

L'objectif de cette session est de confronter les approches utilisateurs et fabricants de composants pour identifier le processus adapté de "qualification des composants par la technologie".

- Similitude des technologies ?
- Les données utilisables : comment les exploiter ? Quelles sont celles à éviter ?
- Evaluation du niveau de confiance en un fabricant ?
- Organisation du suivi de qualification ?

Plusieurs domaines clés seront approfondis :

La qualification par la Technologie consiste à exploiter au maximum la maîtrise technologique du fabricant de composants et à analyser les données dont il dispose, pour prononcer la qualification.

OBJECTIFS DE L'ATELIER

- 1 Faire se rencontrer et dialoguer de façon informelle tous ceux (fabricants de composants, équipementiers, labs d'analyse & universitaires) qui ont en commun le souci de comprendre les mécanismes de défaillance afin de mieux maîtriser les choix de composants en fonction des conditions d'applications (profil de mission) et des objectifs de fiabilité
- L'Atelier est le lieu privilégié pour discuter des problèmes concrets qui se posent aux utilisateurs de composants. Il permet d'aborder les cas non résolus, de comparer les approches ou les méthodologies et de rapprocher les utilisateurs des fabricants.

2 S'ouvrir vers ceux qui ont déjà participé à un Atelier et ceux qui ne nous connaissent pas encore.

- 3 Répondre aux attentes des Membres à savoir :
 - Elargissement du domaine d'activité (aller au delà des techniques d'analyses)
 - Prise en compte des exigences du marché et des contraintes économiques
 - Exploitation des résultats d'analyse et de toutes les données disponibles
 - Partage d'expérience
 - Rationalisation des démarches/approches

CARACTÉRISTIQUES DU 7^{ÈME} ATELIER

- Poursuite de l'effort pour aller au delà du domaine de l'analyse vers des thèmes comme la qualification des composants, session très bien accueillie lors du 6^{ème} Atelier (Port de Bourgenay 98).
- Effort important au niveau de l'agenda afin de diminuer la durée totale de l'Atelier et de mieux équilibrer la durée des sessions et le temps à consacrer aux échanges informels entre participants.
- Ceci a été rendu possible en partie grâce à la facilité d'accès au Site (Biarritz est bien desservi). Nous pourrions donc commencer le mardi après midi, ce qui permettra à la plupart des participants de voyager le matin. Pour un meilleur équilibre et pour favoriser les contacts et discussions informelles la durée du temps disponible entre les sessions du matin et de l'après-midi a été augmentée.
- Enfin, sur le plan administratif, nous avons décidé de ne plus inclure dans les droits d'inscription la partie hôtelière (chambre + petit déjeuner). Toutefois, les repas de midi et ceux de deux soirées, seront compris dans ces droits.

BIARRITZ
ESPACE BELLEVUE
PLACE BELLEVUE
23, 24, 25 & 26
MAI 2000

« POUR L'ÉLECTRONIQUE »

DÉTAILLANCE DES COMPOSANTS

« ANALYSE ET MÉCANISMES DE

7^{ÈME} ATELIER DU CERCLE

ATELIER 2000