

PROGRAMME PEDAGOGIQUE DES TUTORIELS

Le programme de l'ATELIER propose une formation qui fournit les bases de connaissances pour une parfaite compréhension des exposés théoriques présentés au cours des sessions.

Les documents pédagogiques sont fournis sur format papier.

La formation se répartit sur quatre modules journaliers appelés TUTORIELS.

Elle est placée sous la responsabilité du Comité Pédagogique* et est conventionnée par l'organisme de formation ADERA Service, enregistré sous le numéro de déclaration d'activité 72 33 69 82 33.

(*) **Comité pédagogique** : **Gérald HALLER** - ST Microelectronics - Rousset
Pascal GOUNET - ST Microelectronics - Grenoble
Luc SAURY - ST Microelectronics - Grenoble
Yannick DESHAYES, IMS - Université de Bordeaux
Françoise GONNET, THALES R&T - Palaiseau
Matthieu GLEIZES, MBDA France - Le Plessis Robinson
Cécile PLOUZEAU, RENAULT - Guyancourt

L'inscription à la formation inclut et n'est pas dissociable de la participation aux sessions plénières des 4 journées de l'Atelier.

TUTORIEL 1

« Les fondamentaux de l'analyse de défaillances »

- **Date** : Mardi 7 juin 2016
- **Durée** : 3,5 heures
- **Intervenant** : Gérald HALLER, ST Microelectronics - Rousset
- **Public** : ingénieurs, techniciens supérieurs, enseignants chercheurs ayant des compétences en électronique mais débutant dans l'analyse de défaillance des composants électroniques.
- **Objectif pédagogique** :
Mettre à niveau les connaissances du public sur les attendus, les défis et la méthodologie de l'analyse de défaillances des composants électroniques.
- **Contenu pédagogique** :
Les technologies 3D sont encore marginales mais elles sont en forte croissance. L'analyse de défaillances des composants est un processus complexe mettant en œuvre différentes techniques d'analyse et d'observation. Bien que certaines techniques aient évolué pour répondre aux défis amenés par la miniaturisation des composants aussi bien en terme dimensionnel que du fait de l'intégration

hétérogène des technologies de fabrication, le « flot d'analyse de défaillance » et la plupart des techniques restent des fondamentaux.

Le tutorial se propose de parcourir le flot d'analyse standard en partant de la collecte des informations relatives à la défaillance du composant jusqu'à la détermination de son mécanisme de défaillance. Chaque étape du processus permettra d'introduire les différentes techniques qui sont à disposition de l'analyste afin de progresser dans la recherche du défaut :

- Analyse non destructive (Xrays, SAM, Microscopie optique ...)
- Localisation de la défaillance (EMMI, OBIRCH, Thermographie, LVP, EBT, TRE ...)
- Observation et caractérisation du défaut (SEM, TEM, Auger, EDX ...)

Lors de chaque étape d'analyse, les différentes méthodes de préparation des échantillons (ouverture du boîtier, microsection FIB, polissage ...) qui sont primordiales dans la réussite d'une analyse seront aussi abordées.

• **Outils et moyens pédagogiques** : exposés, retours d'expérience, études de cas, discussions.

TUTORIEL 2

« Analyse de défaillances avancée : localisation et observation de défauts dans les VLSI »

- **Date** : Mercredi 8 juin 2016
- **Durée** : 3,5 heures
- **Intervenant** : Pascal GOUNET, ST Microelectronics - Rousset
Luc SAURY, ST Microelectronics - Rousset
- **Public** : ingénieurs, techniciens supérieurs, enseignants chercheurs spécialistes de l'analyse de défaillance des composants électroniques
- **Objectif pédagogique** :
Mettre à niveau les connaissances du public sur les dernières techniques de localisation et d'observation de défauts dans les composants électroniques VLSI.
- **Contenu pédagogique** :
Les défauts rencontrés dans les technologies VLSI avancées actuelles sont-ils localisables ? Analysables ? Quel processus d'analyse et quels outils peuvent être mis en œuvre ? L'objectif ambitieux de ce Tutoriel est de vous aider à répondre à ces questions.

L'analyse de défaillance consiste à rechercher le défaut physique responsable du défaut électrique. Elle comprend trois étapes principales: la caractérisation électrique, la localisation du défaut puis l'analyse physique qui mène à l'identification du défaut et le cas échéant précise l'origine de son apparition.

Ce Tutoriel adresse de manière plus spécifique la localisation des défauts et comporte 3 parties :

- Mécanismes de défaillance dans les technologies actuelles - Signature électrique et physique des défauts (visibles ou non-visibles),
- Processus de l'analyse de défaillances et outils adaptés aux technologies actuelles, du diagnostic à la localisation,
- Techniques optiques de localisation de défauts : cette partie concerne les techniques statiques et dynamiques de thermographie, d'émission de lumière, de stimulation laser et de laser en mode réfléchi avec comme objectif de préciser quelle technique choisir et pourquoi.

• **Outils et moyens pédagogiques** : exposés, retours d'expérience, discussions.

TUTORIEL 3

« Analyse de défaillance des LEDs et des diodes Laser »

• **Date** : Jeudi 9 juin 2016

• **Durée** : 3,5 heures

• **Intervenants** : Yannick DESHAYES, IMS - Université de Bordeaux

• **Public** : ingénieurs, techniciens supérieurs, enseignants chercheurs spécialistes de l'analyse de défaillance des composants électroniques.

• **Objectif pédagogique** :

Mettre à niveau les connaissances du public sur le fonctionnement, la caractérisation électrique et les mécanismes de dégradation des LEDs et des diodes Laser.

• **Contenu pédagogique** :

Partie 1 : Les composants optoélectroniques émissifs LEDs et Diodes Lasers sont utilisés dans l'industrie depuis la fin des années 70. Dans un premier temps ces composants, et particulièrement les DL, ont été fortement développés pour des applications de télécommunication (fibre optique) ou bien des dispositifs de détection ou de télécommande (LED).

Dans les années 1970-1990, le domaine de longueur d'onde privilégié était l'infrarouge (870 nm - 1550 nm). Depuis le début des années 90, la LED bleu est apparue et a permis le développement de source de lumière blanche. Ce deuxième secteur d'activité, plus grand public, est donc aujourd'hui en plein essor.

Dans la première partie du cours, nous balayerons le fonctionnement des composants LEDs et Diodes laser et nous nous focaliserons sur le parallèle matériau - fonction. Les caractérisations électro-optiques seront abordées afin d'introduire la seconde partie du cours sur l'analyse de défaillance de composants LEDs et DL.

Partie 2 : Les phénomènes de dégradation des composants LEDs et DL sont fortement dépendants de la filière technologique : GaAs, InP, GaP ou GaN. La maîtrise de l'épitaixie, technique d'élaboration au cœur de ces composants, a fortement évolué et permet, aujourd'hui de réduire la densité de défauts à des niveaux comparables aux technologies silicium. La puce est donc assez peu défaillante dans les différents systèmes modernes mais l'un des points d'amélioration est centré sur l'assemblage. On peut faire un parallèle avec les technologies électroniques d'un point de vue thermique et électrique mais les composants optoélectroniques souffrent de mécanismes de défaillance qui leur sont propres : la dégradation de la partie optique.

Nous verrons donc les méthodes d'analyse non destructives permettant de discriminer la défaillance venant du composant de celle venant de l'assemblage. Ces méthodes s'appuieront sur la première partie du cours avec les modèles issus des caractérisations électro-optiques. Nous donnerons plusieurs exemples d'analyse de défaillance par simulation 3D Finit Element Method, extrapolation de durée de vie par tirage Monté Carlo, analyse physique de la défaillance par détermination du phénomène physique de dégradation, analyses physicochimiques des dégradations d'un enrobage LED, identification d'indicateurs précoces de défaillance sur technologie de DL très mature, dégradation de LEDs blanches de puissance,...

• **Outils et moyens pédagogiques** : exposés, retours d'expérience, discussions.

TUTORIEL 4

« Composants passifs : technologies et analyse de défaillances »

• **Date** : Vendredi 10 juin 2016

• **Durée** : 3,5 heures

• **Intervenants** : Françoise GONNET, THALES R&T - Palaiseau
Matthieu GLEIZES, MBDA France - Le Plessis Robinson
Cécile PLOUZEAU, RENAULT - Guyancourt

• **Public** : ingénieurs, techniciens supérieurs, enseignants chercheurs

• **Objectif pédagogique** :

Mettre à niveau les connaissances du public sur les technologies des composants électroniques passifs et leurs mécanismes de défaillance.

• **Contenu pédagogique** :

Les composants passifs représentent bien souvent 80% du nombre de composants d'une carte électronique et à peine 10% du prix de cette carte. Certes ces composants ne sont pas les "locomotives" des assemblages, mais sans passifs rien ne serait actif !!

Ils sont bien souvent sacrifiés pour protéger les composants actifs car il est plus facile et moins onéreux de changer un passif qu'une mémoire ou un processeur. De ce fait les composants passifs sont à l'origine de 30% des défaillances des cartes électroniques.

Il est très difficile de réaliser une analyse de défaillance sur un composant sans connaître son procédé de fabrication, ni ses faiblesses. Il faut un minimum de connaissance pour localiser le défaut et réaliser l'analyse physique qui mène à l'identification du défaut et le cas échéant à son origine. En trois heures il n'est pas possible de présenter en détail tous les composants passifs et leurs problématiques mais nous essaierons de vous apporter les bases nécessaires. Ce Tutoriel a pour objectif de vous présenter 4 familles de composants :

- Les condensateurs,
- Les résistances,
- Les inductances et transformateurs,
- Les relais électromécaniques.

Pour chaque famille seront présentés les principales technologies, les principaux modes et mécanismes de défaillance. Nous vous présenterons des cas d'analyses de défaillances qui serviront également de support pour vous parler des différentes techniques d'analyses qui peuvent être utilisées.