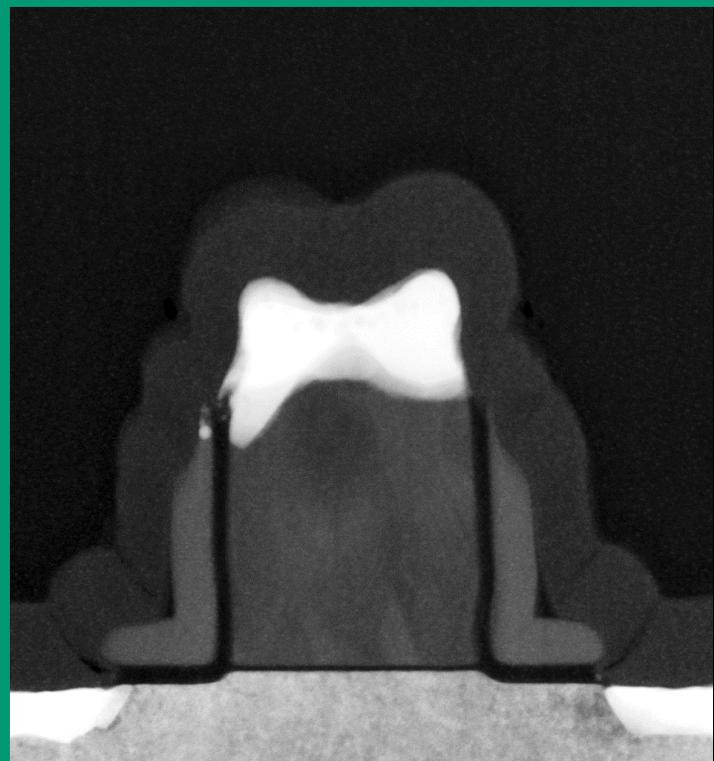
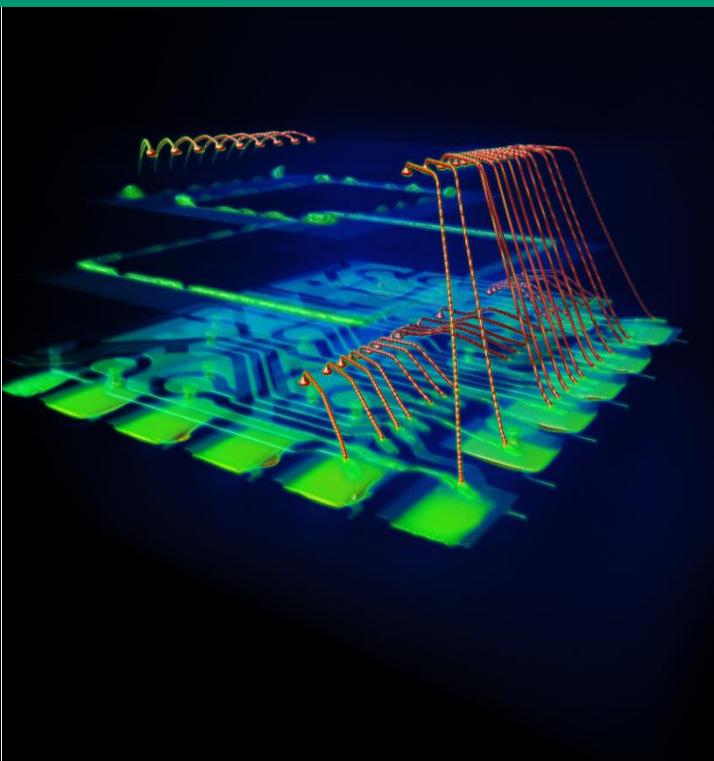


« ANALYSE ET MECANISMES DE DEFAILLANCE DES COMPOSANTS POUR L'ELECTRONIQUE »



ATELIER 2024 19^{ème} Atelier

Village Club Belambra « les Tuquets »
Seignosse - Hossegor (Landes) France

3 juin au 7 juin 2024

Organisé par

AnaDef

Association loi 1901
Analyse de défaillance & technologie
Des composants électroniques
www.anadef.org

avec le concours
de

Adera Congrès

PROGRAMME DES SESSIONS PLENIERES

Mardi 4 juin

8h30 - 9h00

Ouverture et présentation de l'Atelier 2024

Suzel LAVAGNE
Président Association ANADEF

9h00 - 10h00

Keynote : Failure analysis 4.0 : Une réelle opportunité

10h15-12h15

Session n°1

Animateurs :

« Analyse de défaillance des composants de puissance Si, SiC, GaN »

David TREMOUILLES
LAAS-CNRS
david.tremouilles@laas.fr
Tel : 05 61 33 68 87

Les composants de puissance sont plus que jamais incontournables et leurs applications multiples : transport, énergie, éclairage, spatial, militaire... Ils n'ont jamais connu autant d'évolutions technologiques que ces dernières années. Poussés par leurs clients, les fabricants de composants conçoivent des composants plus performants, plus fiables, plus spécifiques, plus économes en énergie, grâce à des révolutions technologiques tant au niveau de la puce que du boîtier. Aucune partie du composant n'est laissée de côté : les substrats de la puce (Si, SiC, GaN, GaO, Diamant...), les pistes métalliques (Al, AlCu, AlSiCu, Cu...) et les diélectriques High K et Low K, les designs en 3D, les assemblages des puces (colles, brasures, frittages, wire bondings...), les assemblages complexes en modules, et les PCBs.

Julien LE HELLOCO
MBDA
julien.le-helloco@mbda-systems.com
Tél : 01 71 54 32 98

Les nouveaux composants de puissance doivent être aussi bien caractérisés et fiabilisés que les anciens. Les mécanismes de défaillance des composants de puissance sont dorénavant aussi divers que variés. L'analyse de défaillance des composants de puissance nécessite la mise en œuvre d'une très large palette de moyens au même titre que pour les technologies les plus agressives ou très intégrées, ainsi que la mise au point des techniques préalablement utilisées.

Cette session aura donc pour objectif de faire un tour d'horizon de ces composants de puissance, de leurs mécanismes de défaillances et des méthodes d'analyse associées.

14h00-16h00

Session n°2

Animateurs :

« Analyse de défaillance des circuits intégrés VLSI »

Suzel LAVAGNE
THALES Six – Toulouse
suzel.lavagne@thalesgroup.com
Tel : 05 61 28 23 43

Quoi de neuf dans l'analyse de défaillance des VLSI ?

Côté composant, les nœuds technologiques continuent de décroître selon la loi de Moore, et les limites des techniques optiques usuelles (OBIRCh, EMMI, LockIn thermographie...) nous obligent à innover dans l'utilisation de nouvelles longueurs d'ondes laser, de nouveaux détecteurs photosensibles, mais aussi d'inclure de plus en plus de techniques d'imagerie électroniques (EBIC-EBAC-EBIRCh).

Guillaume BASCOUL
CNES - Toulouse
Guillaume.bascoul@cnes.fr
Tel : 05 61 28 14 50

Côté boîtier, la forte intégration des systèmes 2.5D/3D rend de plus en plus complexe la tâche dévolue aux analystes. L'accès aux transistors par la face arrière est ainsi rendu de plus en plus ardu voire impossible sans dégrader la fonctionnalité du composant. Les défis liés à la préparation d'échantillons, au repackaging ou encore à la possibilité de modifier le circuit par FIB, sont plus que jamais d'actualité.

Vincent RENAUDIN
STMicroelectronics
Grenoble
vincent.renaudin@st.com
Tel : 06 80 55 80 14

En amont, le diagnostic par test électrique est une étape clef pour pouvoir pré-localiser et donner des hypothèses de défaillances qui seront indispensables pour établir correctement un plan d'analyse physique adéquat.

Cette session a pour but de partager sur les dernières avancées technologiques en termes de localisation, de préparation d'échantillon, mais aussi de partager nos problématiques communes sur les décisions que nous avons à prendre chaque jour sur les différentes étapes d'une analyse.

Il est également proposé cette année une ouverture sur 2 nouvelles thématiques :

- La sécurité des données contenues dans les composants n'est plus une problématique émergente mais l'utilisation de composant COTS en applications sécurisées est croissante et pose des questions.
- La robustesse des composants vis-à-vis des stress extérieurs lors de leurs mises en œuvre dans des applications pour lesquelles ils ne sont pas conçus est un sujet majeur de nombreux concepteurs. Quelles approches peuvent être mises en place pour pallier à ces contraintes ?

Mercredi 5 juin

8h30-12h00

Session n°3

16h30 - 18h

« Packaging , PCB, et Assemblages »

Animateurs :

Les évolutions des technologies d'interconnexion et de packaging électronique sont toujours tirées par l'intégration et la densification. La diminution des pas, l'évolution des assemblages avec l'enfouissement des composants dans les PCB ou dans de nouveaux packages induisent des défis en matière de fiabilité et de mise en œuvre de moyens d'analyse. Les problématiques liées au packaging avancé (multiplication des niveaux d'interconnexion, gauchissement des substrats fins, qualité et fiabilité des assemblages, dissipation de chaleur) fournissent autant de nouveaux objets d'étude.

Catherine JEPHOS
DGA Maîtrise de
l'information
catherine.jephos@intradef.gouv.fr
Tel : 02 99 42 91 85

Cette session s'intéressera à ces nouvelles évolutions technologiques ; les mécanismes de défaillance, nouveaux ou non, liés à ces technologies seront au cœur des présentations et des échanges. Nous nous intéresserons comme d'habitude à la thématique des matériaux et procédés d'assemblage de cartes (compatibilité, durabilité, mécanismes de défaillance). Le volet PCB de la session pourra s'étendre aux études liées à la protection et à la connectique. Dans la continuité du précédent atelier, les progrès et développements en fabrication additive et plastronique seront à l'ordre du jour. La présentation d'études de cas, résolus ou non, de méthodologies d'analyse de défaillance, de techniques d'analyse et de caractérisation sera également au rendez-vous. La session permettra également de présenter les travaux menés par les différents groupes de travail ANADEF : PCB, assemblage sans plomb, connectique ou vernis.

Djemel LELLOUCHI
ELEMCA - Toulouse
djemel.elloouchi@elemca.com
Tel : 05 61 27 32 40

PROGRAMME DES SESSIONS PLENIERES

Mercredi 5 juin

14h00-16h00

Session n°4

Animateurs :

Françoise GONNET
Thales Research & Technology
- Palaiseau
francoise.gonnet@thalesgroup.com
Tél : +33 (0) 1 69 41 56 68

Matthieu GLEIZES
MBDA – Le Plessis Robinson
matthieu.gleizes@mbda-systems.com
Tél : +33 (0) 1 71 54 36 20

Jérémi DHENNIN
ELEMCA – Ramonville St Agne
jeremie.dhennin@elemca.com
Tel : +33 (0) 5 61 28 25 55

« Analyse de défaillance des composants passifs »

Sans passifs, rien ne serait actif ! En complément du passionnant tutoriel sur les composants passifs, nous vous proposons une session dédiée à plusieurs cas d'analyses de défaillances.

Les cartes électroniques regorgent de composants passifs qui sont à l'origine de nombreuses défaillances. Les fabricants de composants passifs font évoluer les technologies afin de rendre les composants plus robustes et de réduire les risques de défaillances ou minimiser les dégradations collatérales en cas de défaillance (PCB ou autres composants qui brûlent par exemple). Pour autant, nous sommes tous confrontés à des cas de défaillances de composants passifs.

Vous aussi, vous rencontrez probablement des difficultés pour déterminer les causes racines de ces défaillances. L'objectif de cette session est de partager les expériences de chacun sur les différentes familles et les différentes technologies de composants passifs : condensateurs, résistances, inductances, super-condensateurs, transformateurs ...

Les présentations seront orientées sur différents axes :

- Etudes de cas de défaillances résolues ou non avec une approche concrète en terme d'analyse et de recherche des mécanismes de défaillance,
- Tests de vieillissement sur des composants passifs, à l'issue desquels des analyses ont été réalisées

En fin de session ou lors des Open questions nous en profiterons pour vous présenter le système Expert, site internet sur les composants passifs accessible à la communauté **Anadef**.

Jeudi 6 juin

10h30-12h00

Session n°5

Animateurs :

Gérald GUIBAUD
Thales C&S – Toulouse
gerald.guibaud@thalesgroup.com
Tél : 05 61 28 16 95

Yannick DESHAYES
IMS Bordeaux
yannick.deshayes@ims-bordeaux.fr
Tél : 05 40 00 27 68

« Analyse de défaillance des composants opto-électroniques et hyperfréquences »

L'année 2015 avait été déclarée « Année internationale de la lumière et des techniques utilisant la lumière » par l'ONU, avec un discours simple et marquant : « la photonique va révolutionner le monde ! » et une promesse : « Le 21^{ème} siècle sera le siècle de la photonique comme le 20^{ème} siècle a été le siècle de la microélectronique, avec des prévisions de croissance annuelle de 6,5% par an à l'horizon 2020 ».

Effectivement, au quotidien, les applications utilisant des composants optoélectroniques et optiques nous sont désormais devenues indispensables. De nos smartphones, télévisions, consoles de jeux à notre voiture, à internet haut débit, LiFi, éclairage public intelligent, énergie verte, domotique, réalité augmentée, thérapies par la lumière... on ne compte plus les systèmes intégrant des caméras, capteurs optiques, photodiodes, cellules solaires, LEDs et fibres... La photonique est à l'aube d'une grande révolution, comme l'a été l'électronique avec le développement des circuits intégrés. Les circuits intégrés photoniques (PIC) sont désormais une réalité, et commencent même à être industrialisés dans des transceivers, multiplexeurs ou encore modulateurs haute fréquence. Ils réunissent la photonique, la RF, les hyperfréquences et le monde digital. Dans ces systèmes hybrides complexes tant au niveau des puces que de l'assemblage, l'exploitation de rayonnements photoniques, de signaux digitaux et d'ondes EM induit des modes de défaillances très différents de ceux observés en microélectronique et nécessite la mise en œuvre de méthodologies et techniques d'analyses spécifiques. L'objectif de cette session est donc de partager des cas de défaillances sur composants intégrant de l'optoélectronique mais aussi de la RF et des hyperfréquences, et d'en détailler les processus d'analyses et les techniques de tests électro-optiques pour garantir l'identification de défauts associés et aboutir à la résolution du problème initial.

14h00-16h00

Session n°6

Animateurs :

Matthieu GLEIZES
MBDA France – Le Plessis Robinson
matthieu.gleizes@mbda-systems.com
Tél : 01 71 54 36 20

Jérôme TOULZE
AIRBUS Operations – Toulouse
jerome.toulze@airbus.com
Tél : 06 86 79 36 21

Karine MANSOULIE
EDF Lab – Moret Sur Loing
karine.mansoulie@edf.fr
Tél : 06 13 75 07 55

« Défiabilisation des composants dans le process industriel ou en utilisation »

Les composants électroniques sont de plus en plus fiables mais de plus en plus fragiles donc sensibles aux stress. Le taux de panne, proche du zéro défaut à réception augmente brutalement dès qu'ils sont utilisés et intégrés dans une application. Souvent, la cause racine de ces pannes est une mise en œuvre inappropriée : conditionnement inadapté, mauvaise gestion du MSL, procédés de fabrication et test mal maîtrisés, utilisation client en dehors des limites garanties, stockage de longue durée mal maîtrisé, etc. Beaucoup de ces stress induits génèrent des défauts latents qui ne sont pas détectés par les contrôles et il est capital pour l'industriel de savoir identifier et éradiquer ces causes de défiabilisation pour améliorer son rendement et la fiabilité de ses produits. La difficulté majeure pour l'expert est l'identification des causes racines de la défaillance car il s'agit en général de stress « parasites » donc hors processus nominal, souvent accidentels, parfois dus à des événements générant des défauts latents non-détectable par un test fonctionnel, mais susceptible d'évoluer au cours de la vie du composant. En outre, un composant peut aussi se dégrader au cours d'une utilisation particulièrement longue comme c'est le cas dans les domaines militaires, aéronautiques et de production d'énergie.

L'objectif de cette session est de partager les expériences de chacun en balayant toutes les étapes de vie d'un composant du déstockage magasin à l'utilisation du matériel par le client autour des problématiques suivantes :

- Études de cas ayant une signature particulière et si possible la cause bien identifiée,
- Mécanismes de défaillance liés à l'évolution des technologies, et aux procédés de fabrication (nouveaux boîtiers, assemblage « sans plomb », nouveaux procédés de nettoyage, vernissage des cartes...).
- Exemples montrant la relation entre les stress induits par le procédé industriel ou l'application elle-même (température, ESD, EOS, EMI, rayonnement cosmique, Rayons X, contraintes électromagnétiques, fissures de boîtiers, délaminations, pollutions, etc.) et la fiabilité à long terme.
- Sensibilité de la conception système aux perturbations transitoires

Lundi 3 juin

14h00-16h00

Tutoriel n°1

Animateurs :

Lucas MARSAN
Mickaël BROSSET
TAME-component (Tronico)
lmarsan@tronico-alcen.com
mbrosset@tronico-alcen.com
Tél : 02 51 41 91 35

« Assemblage électronique »

Les procédés d'assemblage électronique évoluent sans cesse pour s'adapter aux nouvelles technologies des composants. Leur taille est de plus en plus réduite, leurs pas sont de plus en plus fins, ils sont de plus en plus proches les uns des autres, de nouveaux matériaux apparaissent ainsi que de nouveaux alliages. Ces évolutions font apparaître des contraintes thermiques et mécaniques supplémentaires qu'il faut prendre en compte lors de l'assemblage pour ne pas créer de défaillance ou de défiabilisation de l'assemblage et des composants.

Ce tutoriel abordera les différents procédés et équipements mis en œuvre lors de l'assemblage et du contrôle des composants montés en surface. Chaque étape sera abordée : préparation des composants, sérigraphie de la pâte à braser, pose des composants, réfusion, nettoyage. Pour chaque étape, nous détaillerons les équipements mis en œuvre, y compris pour le contrôle qui y est associé, dans une activité de production de type high mix, low volume. Nous détaillerons également pour chaque étape de fabrication, l'impact d'un process non maîtrisé sur la défiabilisation des composants électroniques, du PCB et des brasures.

16h30-18h00

Tutoriel n°2

Animateurs :

Pierre-Emmanuel GOUTORBE
Airbus Defence and Space
Pierre-
emmanuel.goutorbe@airbus.com
Tél : 05 62 19 65 17

« Fabrication et analyse de défaillance des PCB »

Lors de défaillances d'un équipement ou d'une carte électronique, les premiers éléments analysés sont généralement les composants (connectique incluse) et l'assemblage. Il s'avère qu'une part croissante des défaillances ne sont pas identifiées. Le circuit imprimé peut en être la cause. De par sa complexité et sa fabrication encore très manuelle, il peut être responsable de nombreuses défaillances.

Dimensionnement électrique, thermique, respect des règles de l'art lors du design, spécifications clients insuffisantes ou différentes de celles habituellement suivies par le fabricant de PCB, ou encore aléas lors de la fabrication qui comprend plus de 70 opérations différentes sont autant de facteurs de risques pouvant entraîner la défaillance du circuit à plus ou moins long terme.

L'objectif de ce tutoriel est de vous faire découvrir les étapes principales de fabrication d'un circuit imprimé et les étapes les plus critiques en se concentrant préférentiellement sur un circuit multicouche classique. Un lien sera fait avec les mécanismes de défaillance associés tel que l'impact de contaminants, de la thermique, de la présence d'humidité,.... Une méthodologie d'analyse de défaillance vous sera proposée.

Catherine MUNIER
Airbus Defence and Space
catherine.munier@airbus.com
Tél : 01 82 61 49 93

Mardi 4 juin

10h15-12h15

Tutoriel n°3 – Partie 1

14h00-16h00

Tutoriel n°3 – Partie 2

Animateurs :

Michael NGUYEN
THALES Global Services-Meudon
Michael-m.nguyen@thalesgroup.com
Tél :+33 (0) 7 61 92 21 44

« Les composants passifs en 2 parties: Technologie et Analyse de défaillance »

Sans passifs, rien ne serait actif ! Leur sélection est une affaire d'érudits et d'avertis !

Nos cartes électroniques contiennent tant de composants passifs, que leur coût unitaire est devenu une stratégie de la « supply chain » et influence même nos designs.

Une capacité tantale coûte en moyenne 15 fois plus cher qu'une capacité céramique.

Nous vous proposons de découvrir le monde fascinant des composants passifs, afin d'en connaître les procédés de fabrication, les forces et les faiblesses, leurs performances et leur fiabilité.

Ceci vous permettra à coup sûr de déjouer de nombreux pièges dans leurs utilisations, mais aussi de mettre en lumière leurs défaillances, de comprendre comment les isoler le plus précisément, à l'aide de l'analyse physique.

En effet, bien souvent on observe que ces composants se retrouvent liés aux défaillances à cause de leur fonction de protection et de filtrage.

En participant à ce tutoriel, vous découvrirez les quatre principales familles de composants : les condensateurs, les résistances, les inductances et transformateurs. En plus des informations détaillées sur leur construction, des fiches techniques d'analyses vous présenteront en détail plusieurs cas réels de défaillances.

Les flots d'analyses principaux menant à ces résultats vous aideront à affiner vos connaissances en analyse de défaillance sur les composants passifs

Jeudi 6 juin

10h30 - 12h00

Tutoriel n°4

Animateur :

Michael HERTL

Predictive Image
193, rue de Chassolière
38340 VOREPPE
m.hertl@predictiveimage.fr
Mob : 06 49 33 45 35
Tél : 04 38 02 10 34

« Techniques d'analyses non destructives : SAM »

La microscopie acoustique (SAM, pour Scanning Acoustic Microscopy) constitue, avec l'imagerie RX, une des toutes premières étapes dans le flot standard d'analyse de défaut. Contrairement à l'imagerie RX, dont les résultats ressemblent beaucoup aux images optiques habituelles pour le cerveau humain, les images acoustiques sont caractérisées par des signatures plus « inattendues », et donc plus complexes à interpréter.

Le tutoriel propose une introduction aux fondamentaux physiques qui déterminent la genèse d'une image acoustique à travers les différentes étapes telles que :

Génération d'une onde acoustique par un capteur ultrason,

Propagation de cette onde dans des matériaux,

Focalisation sur un plan d'intérêt (a.k.a. le plan dans lequel la localisation du défaut est suspectée),

Interaction de l'onde acoustique avec le matériau (atténuation), les interfaces (réflexion et transmission) et les défauts (réflexion totale aux délaminations),

Réception de l'onde acoustique réfléchie,

Analyse du signal,

Optimisation de l'analyse (résolution, contraste) par une sélection judicieuse du capteur ultrason,

Signatures acoustiques typiques de défauts rencontrés dans des composants électroniques.

Ce tutoriel s'adresse aux techniciens et ingénieurs en analyse de défaut dans le but de « démystifier » l'analyse par microscopie acoustique, de rendre la lecture de ses résultats plus facile, et de permettre donc de déduire un maximum d'informations d'une image acoustique donnée.

14h00 - 16h00

Tutoriel n°5

Animateur :

Tony MOINET

STMicronics – Tours
Tony.moinet@st.com
Tél : 02 47 42 00 00 (4305)

« Composants de puissance SiC et GaN : fabrication et analyse de défaillance »

La clé de la prochaine étape essentielle vers un monde plus économe en énergie réside dans l'utilisation de nouveaux matériaux, tels que les semi-conducteurs à large bande interdite (SiC et GaN) qui permettent une efficacité énergétique accrue, une taille plus petite, un poids plus léger, un coût de système inférieur ou tout cela ensemble.

Au cours de ce tutoriel, nous présenterons les étapes clés de la fabrication de ces composants SiC et GaN/Si, depuis la plaquette jusqu'au module de puissance. L'idée est ici d'apporter aux participants des connaissances sur les procédés de fabrication et de contrôle spécifiques aux technologies associées à ces matériaux, mais aussi de mettre en exergue les nouvelles problématiques d'intégrations associées aux modules de puissance.

La seconde partie de ce tutoriel se concentrera sur l'analyse de défaillance de ces composants en se focalisant sur les spécificités induites par l'introduction de ces matériaux grand-gap. Nous pourrons ainsi partager des méthodologies d'analyse, mais aussi échanger sur les modes et mécanismes de défaillances rencontrés.

Vendredi 7 juin

8h30 - 10h00

Tutoriel n°6

Animateur :

Jean-Claude CLEMENT

THALES Research & Technology -
Palaiseau
jean-claude.clement@
thalesgroup.com
Tél : 06 70 98 44 96

« Les mesures thermiques : techniques et exemples »

Les mesures et les observations thermiques sont une des techniques essentielles utilisées dans le cadre des analyses de défaillances. Elles permettent de localiser des points chauds ou de mesurer des températures et ces deux utilisations seront abordées. Ces techniques permettent d'analyser du circuit intégré à la carte imprimée en passant par tout type de composant passif. Dans le cadre de ce tutoriel, seront présentées, les différentes techniques disponibles :

- Les observations dans l'Infra-rouge (caméra, LIT, ...)
- Les mesures par Raman
- Les mesures par SThM (Scanning Thermal Microscope)
- Les mesures par Thermoreflectance
- Les mesures électriques (PET: paramètres électriques thermosensibles)
- Les mesures par fibre optique

Un chapitre important sera consacré aux mesures par infra-rouge, certainement la technique la plus utilisée.

On abordera les avantages, les limites, la résolution de chaque technique et son cadre d'emploi privilégié. Les mesures en statique et en dynamique seront abordées.

Nous verrons les méthodologies d'analyse permettant d'accroître la sensibilité en fonction de l'objet analysé et de nombreux exemples seront présentés. Nous présenterons également les analyses en phase permettant de localiser en profondeur la zone défaillance, très utile pour les composants SIP. Enfin les mesures de température seront abordées avec leurs limites et leur résolution.

PROGRAMME DES MICRO-ATELIERS

Ces « micro-ateliers » ont pour objectif de favoriser les échanges informels entre les analystes de défaillance. Chaque « micro-atelier » comprendra une description rapide du thème suivi d'études de cas montrant des exemples d'utilisation. L'étude de ces cas permettra de décrire des problèmes résolus ou non et de présenter la méthode employée pour traquer un défaut. A l'issue de ces présentations, un débat entre les participants pourra donner lieu à des discussions qui favoriseront l'échange et le partage d'expériences.

Mardi 4 juin

16h30- 18h00

Micro-atelier n°1

« Impact normes et législations (Reach, RoHs) »

Animateurs :

Catherine MUNIER
Airbus Defence and Space
catherine.munier@airbus.com
Tél : 01 82 61 49 93

Yves MENE
SAFRAN AEROSYSTEMS,
yves.mene@safrangroup.com
Tél : 01 61 34 13 95

Impact des législations environnementales

Reach, RoHS, PoP, platinoides... vous avez du mal à vous y retrouver ? Et bien nous aussi !

L'objectif de ce micro-atelier n'est pas de discuter des législations environnementales, d'un point de vue normatif, mais plutôt de partager nos problématiques d'impact de la législation sur certaines substances contenues dans nos équipements (que ce soient les composants, les PCB, l'assemblage... ou même la mécanique et les produits utilisés dans les labos d'analyses) en particulier l'impact sur la fiabilité. Par exemple : si on retire l'isolant en PTFE (Teflon) des connecteurs, par quoi sera-t-il remplacé ? Le BPA (ou bisphénol A) est le composé à la base de toutes les résines époxy. Par quoi sera-t-il remplacé ? etc...

Si vous avez des questions ou des réponses à des questions que l'on se pose tous, n'hésitez pas à venir partager vos problématiques, vos craintes, vos interrogations et vos solutions avec nous.

Mercredi 5 juin

8h30 - 10h00

Micro-atelier n°2

« Préparation d'échantillons »

Animateurs :

Vanessa CHAZAL
THALES - Toulouse
vanessa.chazal@thalesgroup.com
Tél : 05 61 28 75 28

Christophe GUERIN
DGA MI
christophe-
jc.guerin@intradef.gouv.fr
Tél : 02 21 07 10 79

Claire Vacher
LYNRED – Veurey-Voroize
claire.vacher@lynred.com
Tél : 04 76 53 68 17

Les échantillons que nous devons analyser présentent des technologies d'assemblage de plus en plus complexes : SIP, assemblage 3D,TSV, flip chip, COB, MEMS... Aux technologies silicium aux nœuds de plus en plus fins, s'ajoutent les technologies GaAs, GaN, SiC, SiGe et bien d'autres pour générer des objets de plus en plus complexes et variés.

- Comment préparer ces échantillons pour pouvoir localiser et mettre en évidence les défauts ? (accès face avant, face arrière avec amincissements ultimes, techniques de repackaging...).
- Quelles techniques sont mises en œuvre et quels sont vos retours d'expérience ?
- Comment adapter les techniques de polissage, delayering de grande surface, microscopie en transmission, EBSD, révélations chimiques aux nouvelles technologies ?
- Quels nouveaux outils (Cross Polisher à froid, FIB, FIB plasma, laser, polisseuses pour amincissement ultime, micro-tomographie...) ou quelles nouvelles méthodes doit-on mettre en œuvre ?

Ce micro-atelier sera un lieu d'échanges et de débats sur les techniques et outils de préparation actuels et à venir, les difficultés rencontrées, les astuces et tout ce qui peut intéresser ceux et celles qui sont confrontés aux problématiques de préparation d'échantillons.

14h00 - 16h00

Micro-atelier n°3

« Apport de l'intelligence artificielle dans l'analyse de défaillance »

Animateurs :

Vincent RENAUDIN
STMICROELECTRONICS -
Grenoble
vincent.renaudin@st.com
Tél : 06 80 55 80 14

**Sylvie HEUDE-
VERNEYRE**
AIRBUS D&S – Elancourt
sylvie.heude-
verneyre@airbus.com
Tel: 01 82 61 25 94

Nous constatons chaque jour dans nos laboratoires que l'analyse de défaillance génère une quantité de données de plus en plus importante : de l'inspection visuelle à la caractérisation physique d'un défaut, en passant par la caractérisation électrique et sa localisation, nos laboratoires sont des sources d'images et de données nombreuses et variées selon les équipements utilisés. De plus, toutes les activités suivies dans le laboratoire sont enregistrées dans des bases de données qui peuvent être partagées sur plusieurs sites. Cette immense quantité de données n'est aujourd'hui que très peu exploitée, et sert principalement à rédiger un rapport d'analyse contenant 10% des informations collectées durant l'analyse.

Les réseaux de neurones artificiels sont utilisés pour des tâches telles que la reconnaissance d'images, la traduction automatique et la prédiction de données. L'utilisation de ces algorithmes pourrait aider dans plusieurs domaines de l'analyse de défaillance tels que l'analyse automatique d'images (recherche de défauts), le traitement d'image (débruitage) ou la prédiction de flow d'analyse...

Ce micro-atelier tentera de démystifier ce qui se cache derrière ce terme « Intelligence Artificielle ou IA » et de bien cerner les potentielles utilisations au sein d'un laboratoire, mais également lister les contraintes liées à l'utilisation de l'Intelligence Artificielle, tant en terme de compétences techniques que de structure informatique.

Si vous expérimentez déjà l'utilisation de ce type d'outils ou envisagez de le faire ; si vous êtes tout simplement curieux de découvrir quelques exemples d'utilisation de l'IA exploitées ou explorées par certaines équipes, n'hésitez pas à participer à ce nouveau micro-atelier inédit !

PROGRAMME DES MICRO-ATELIERS

Mecredi 5 juin

16h30 - 18h00

Micro-atelier n°4

« Techniques d'analyses chimiques »

Animateurs :

Animateurs

Christelle REYNAUD

Eurofins Maser
Tél : 0674513346
ChristelleReynaud@EurofinsE
AG.com

Charbel ROUKOSS

Tescan Analytics
charbel.roukoss@tescan.com
06 71 94 25 64
04 42 53 83 11

Les outils d'analyse de défaillance permettent aujourd'hui de localiser très précisément des défauts sur des composants submicrométriques et, pour certains d'entre eux, d'en comprendre la cause ou l'origine. Pour d'autres, une identification chimique reste nécessaire. Des techniques analytiques plus ou moins avancées : RAMAN, μ FTIR, RBS, AES, XPS, EDS, ToF SIMS, SIMS, GDMS, APT, WOS, RGA, TGA-GC MS, AFM-Nano IR...doivent alors être mises en œuvre.

Le choix de la technique ou de la combinaison de techniques les plus appropriées en fonction des matériaux, de la nature soupçonnée du défaut, de ses dimensions et de sa localisation (surface, enterrée) nécessite la connaissance des capacités analytiques des différentes techniques, mais également la connaissance approfondie des différentes étapes et procédés de fabrication. Une des clés de la résolution de ce type de problèmes est la mise en relation des technologues et des experts de laboratoire pour définir clairement les objectifs de l'analyse.

Ce micro-atelier permettra d'échanger sur des cas concrets d'applications de la mise en œuvre de ces techniques pour remonter à la cause racine de défauts : contaminations particulières ou COV, dégazage, résidus de lithographie, vieillissement, contrôle/mise au point de procédés, ... Les étapes de prélèvement, de conditionnement, de manipulation et de préparation des échantillons, qui sont souvent déterminantes pour obtenir des informations chimiques pertinentes, pourront également faire l'objet d'échanges

Jeudi 6 juin

8h30 - 12h00

Micro-atelier n°5

« Packaging, PCB, Assemblages »

Animateurs :

Sylvie HEUDE-VERNEYRE

AIRBUS D&S - Elancourt
sylvie.heude-
verneyre@airbus.com
Tél : 01 82 61 25 94

Olivier MAIRE

MBDA France-Le Plessis
Robinson
olivier.maire@mbda-
systems.com
Tél : 01 71 54 26 76

Julien PERRAUD

THALES R&T - Palaiseau
julien.perraud@thalesgroup.com
Tél : 01 69 41 56 70

Ce micro-atelier traitera de l'ensemble des éléments entrant en jeu dans l'élaboration d'une carte électronique, les PCB, l'assemblage et le packaging.

Nous commencerons tout d'abord par une immersion dans le monde fantastique des PCB, du simple couche aux multi-couches, HDI, composants enfouis en passant par les flex. Les problématiques associées aux mécanismes de défaillance, de préparation d'échantillons et de tous les défis liés à l'analyse pourront être abordés.

Ensuite, nous poursuivrons par les problématiques associées aux processus d'assemblage de cartes, avec l'arrivée de nouvelles formulations de brasures sans plomb, de brasures basse température et de tenue en environnements sévères, ou juste de qualité des joints brasés.

Enfin, nous terminerons ce micro-atelier en nous intéressant aux aspects Packaging. Les boîtiers sont de plus en plus denses et complexes grâce à l'introduction de nouveaux matériaux, de nouvelles technologies d'interconnexion et par l'intégration de technologies multiples au sein d'un même boîtier. Vous aurez l'occasion d'évoquer toutes les problématiques associées à ces évolutions (accessibilité, qualité de fabrications, fiabilité...) ainsi que toutes les techniques d'analyses qu'elles soient dédiées ou détournées pour ces nouveaux objets.

Chaque thème sera l'occasion de discussions sur le partage des problématiques rencontrées, sur les méthodes de préparation des échantillons, sur les limitations des techniques d'analyse usuelles et quelles nouvelles techniques pourraient être utilisées ou adaptées.

16h30 - 18h00

Micro-atelier n°6

« Contrôle non destructif »

Animateurs :

Nicolas PAILLET

Predictive Image - Voreppe
n.paillet@predictiveimage.fr
Tél : 04 38 02 10 34

Erwan LE FLAOU

AIRBUS D&S - Elancourt
erwan.leflao@airbus.com
Tél : 01 82 61 25 30

Les moyens d'analyses non destructives : Rayons-X 2D/3D et Microscopie acoustique pour les plus standards, font partie des outils indispensables à l'analyse de défaillance des composants électroniques, mais également au contrôle d'entrée et de contrefaçon et à la validation des assemblages.

Ils peuvent permettre de dégrossir rapidement certains cas d'analyse, de localiser spatialement une zone en défaut, d'établir un 1^{er} diagnostic du défaut présent avant de remonter à la cause racine ou plus simplement de valider une intégrité d'assemblage pour se focaliser sur une autre cause de défaillance.

Ces moyens de CND et leur utilisation doivent en permanence s'adapter à la miniaturisation et à la complexité grandissante des composants EEE, des PCB et de leurs assemblages. Les performances des différents équipements présents sur le marché se sont énormément améliorées ces dernières années, mais on en attend toujours plus ! notamment en terme de résolution, de qualité de traitement d'images, d'ergonomie, de rapidité d'acquisition, d'automatisation, de limitation de dose pour les machines à RX, etc....

Ce micro-atelier sera un lieu d'échanges et de débats sur les techniques et outils CND, rayons X, microscopie acoustique mais également d'autres techniques moins standardisées où vous pourrez partager vos problématiques d'utilisation, mais aussi vos cas d'analyses, vos astuces et tout ce qui peut intéresser celles et ceux qui sont confrontés aux activités de Contrôles Non Destructifs !

Vendredi 7 juin

8h30 - 12h00

Micro-atelier n°7

« Contrefaçon ou défaut de fabrication ? »

Animateurs

Jean BASTID

Tronico, Tame-Component
jbastid@tame-component.com
Tél : 02 51 41 89 35

Stéphane Keller

MBDA France-Le Plessis
Robinson
stephane.keller-ta@mbda-
systems.com
Tel : 01 71 54 42 74

Le besoin croissant en composants électroniques, la pénurie qui touche toute la chaîne d'approvisionnement, ainsi que l'obsolescence de nombreux dispositifs, ont permis le développement de « marchés parallèles » qui échappent aux contrôles de qualité. Il est parfois indispensable de s'approvisionner auprès de brokers ou autres distributeurs non-officiels. De ce fait, le risque d'utiliser des composants douteux s'est considérablement accru ces dernières années. Quelles sont les armes à notre disposition pour combattre ce fléau ? Les normes actuelles sont-elles adaptées ? Comment distinguer un défaut de fabrication d'un défaut dû à la contrefaçon ? Quels contrôles d'entrée, analyses physiques ou électriques effectuer afin de sélectionner les « bons » composants ? Est-il toujours pertinent d'utiliser les limites indiquées dans la datasheet ? Quels sont les critères qui permettent de faire confiance à un broker ? Les études de cas qui seront évoquées dans ce micro-atelier donneront un aperçu des méthodologies d'analyse mises en place et tenteront de donner des réponses aux questions les plus fréquentes.

INSCRIPTION ATELIER 2024 : INFORMATIONS GENERAL

INFORMATIONS PRATIQUES

Site et coordonnées : Au bord de l'océan, séparé uniquement par une dune, sur la côte des Landes, dans une région très « nature », formule résidentielle dans le Club Belambra de Seignosse-Hossegor « Les Tuquets » en logement de décoration contemporaine et fonctionnelle, accès WiFi.

Transport et accès :

En avion, aéroport de Biarritz à 40 km, aéroport de Bordeaux Mérignac à 170 km.

En train, gare de Dax à 38 km.

En voiture : A63, sortie 10, suivre N10, puis D810 (Coord. GPS lat. : 43.70466 GPS lon. : - 1.432771)

Accueil sur site : le secrétariat ANADEF sera ouvert

le lundi 3 juin 2024 à partir de 13h00

le mardi 4 juin 2024 à partir de 8h00 et aux heures d'ouverture de l'Atelier.

→ Merci de vous y présenter pour vous enregistrer. Les clés de vos chambres vous seront remises à l'accueil du Belambra

CONTACT

Votre contact pour toute information concernant votre inscription : Amélie Glevarec ; Laura Savarit

ADERA – 162, avenue Albert Schweitzer- CS 60040 - 33608 Pessac Cedex

atelier@adera.fr - Tél : 05 56 15 11 09 - 05 56 15 11 08

MODALITES ET DROITS D'INSCRIPTION

- L'inscription à l'Atelier s'effectue en ligne via le site www.anadef.fr Elle est nominative. Aucune inscription partagée ne sera acceptée.
- Le montant de la participation inclut par jour :
 - Hébergement (nuit)/restauration (petit-déjeuner, pauses, déjeuner et dîner)
 - Participation à la conférence
 - Documentation, clé USB, actes et liste des participants
- Un tarif préférentiel (indiqué ci-dessous) est accordé aux membres ANADEF à jour de leur cotisation 2024.
- Un tarif dégressif sera appliqué pour l'inscription de 2 participants appartenant à la même entreprise et travaillant sur le même site.

L'inscription à l'ATELIER 2024 peut être effectuée au titre de la formation continue ,

La formation est conventionnée par ADERA – organisme de formation enregistré sous le n° de déclaration d'activité formation 72 33 06982 33

L'inscription à la formation inclut la participation aux sessions plénières des 4 journées de l'Atelier, non dissociables.

	Membre ANADEF	Non membre - ANADEF	
1 ^{ère} inscription	1 890 € TTC	2 350 € TTC	« Formule tout compris : forfait hébergement, participation à la conférence, documentation »
2 ^{ème} inscription	1 630 € TTC	2 090 € TTC	
Inscription au titre de	1 950 € TTC (1 ^{ère} inscription)	2 410 € TTC	
la formation continue	1 690 € TTC (2 ^{ème} inscription)	2 150 € TTC	

- **Date limite d'inscription** : Les bulletins d'inscription devront parvenir à l'ADERA au plus tard **le 15 avril 2024**.
- Passée cette date, la réservation hôtelière n'est pas garantie sur le site de l'Atelier.
- Une confirmation d'inscription sera adressée à chaque participant.
- Assurez-vous qu'apparaît sur votre moyen de paiement la mention "Inscription à l'Atelier 2024" ainsi que le nom du participant et celui de sa société ou organisme.
- L'accès à l'Atelier sera réservé aux participants ayant acquitté leurs droits d'inscription ou finalisé leur dossier au titre de la formation (convention de formation signée).

Annulation/Remboursement : Toute annulation doit être faite par écrit ou courrier électronique. Si l'annulation parvient à l'ADERA avant le 12 avril 2024, 160 € HT de frais de dossier seront retenus. Aucun remboursement ne sera effectué à partir du 12 avril 2024.

ASSOCIATION ANADEF

Depuis plus de 20 ans, dans un cadre assez peu formel, se réunissent les principaux laboratoires et sociétés du domaine de l'électronique. Afin d'améliorer notre fonctionnement et d'offrir de meilleurs services, nous sommes passés en association.

Les métiers de l'analyse de défaillance des composants et sous-ensembles électroniques, ainsi que celui de la qualification des composants, dans lesquels nous évoluons, sont en perpétuelle évolution. Néanmoins ces métiers sont limités dans chaque entreprise à un petit groupe de personnes. Les investissements, tant en matériel qu'en formation, sont coûteux, et faire le bon choix est essentiel tant pour réaliser directement que pour sous-traiter. L'isolement ne permet pas de faire face rapidement et à faible coût aux nouveaux problèmes, alors qu'un travail de groupe basé sur l'échange et le partage des connaissances permet d'y remédier.

Parmi les principales actions réalisées :

- L'évaluation de techniques nouvelles ou de nouveaux équipements
- La mise au point de méthodes d'essais, des comparaisons inter-labos
- Le partage technique des expériences
- La création d'un réseau Intranet réservé à nos membres et associé au Site Web (www.anadef.org)

L'appartenance à notre association est le meilleur moyen d'enrichir à la fois ses compétences et ses relations professionnelles ce qui offre alors de multiples possibilités : accès formel ou informel à l'expert du domaine, réalisation d'un type d'essai particulier, organisation de coopérations dans le cadre de programmes français ou européens.

COMITE SCIENTIFIQUE

Guillaume	Bascoul	CNES	Catherine	Munier	AIRBUS D&S
Jean	Bastid	TAME-Component	Michael	Nguyen	THALES Global Services-Meudon
Mickaël	Brosset	TAME-Component	Nicolas	Paillet	PREDICTIVE IMAGE
Vanessa	Chazal	THALES C&S	Julien	Perraud	THALES R&T
Jean-Claude	Clément	THALES Research & Technology	Dario	Rapisarda	MBDA France
Yves	De Puydt	TESCAN Analytics	Vincent	Renaudin	STMicronics - Rousset
Yannick	Deshayes	IMS Lab - Université de Bordeaux	Chrytelle	Reynaud	EUROFINS Maser
Matthieu	Gleizes	MBDA France	Jérôme	Toulze	AIRBUS Opérations SAS
Pierre-Emmanuel	Goutorbe	AIRBUS D&S	David	Trémouilles	LAAS/CNRS
Christophe	Guerin	DGA/Maîtrise de l'Information	David	Thuilliez	SCHLUMBERGER – Clamart
Gérald	Guibaud	THALES C&S	Claire	Vacher	LYNRED
Mickaël	Hertl	PREDICTIVE IMAGE			
Sylvie	Heude-Verneyre	AIRBUS D&S			
Catherine	Jephos	DGA/Maîtrise de l'Information			
Suzel	Lavagne	THALES C&S			
Erwan	Le Flao	AIRBUS D&S			
Julien	Le Helloco	MBDA France			
Djemel	Lellouchi	ELEMCA			
Olivier	Maire	MBDA France			
Karine	Mansoulié	EDF lab			
Lucas	Marsan	TAME-component			
Yves	Mène	SAFRAN Aerosystems			
Tony	Moinet	STMicronics Tours			

Coordination technique de l'Atelier :

Hélène FREMONT – IMS – Université de Bordeaux
helene.fremont@ims-bordeaux.fr
Alexandrine GUEDON-GRACIA – IMS – Université de Bordeaux
Jean-Marie CHOPIN – ANADEF
jeanmarie.chopin@wanadoo.fr
Philippe PERDU – ANADEF
philippe.perdu.cnes@gmail.com
Christian MOREAU – ANADEF
cmoreau.chris@gmail.com

OBJECTIFS DE L'ATELIER

- 1 Faire se rencontrer et dialoguer de façon informelle tous ceux (fabricants de composants, équipementiers, laboratoires d'analyse & universitaires) qui ont en commun le souci de comprendre les mécanismes de défaillance afin de mieux maîtriser les choix de composants en fonction des conditions d'applications (profil de mission) et des objectifs de fiabilité.
L'atelier est le lieu privilégié pour discuter des problèmes concrets qui se posent aux utilisateurs de composants. Il permet d'aborder les cas résolus ou non, de comparer les approches ou les méthodologies et de rapprocher les utilisateurs des fabricants.
- 2 Répondre aux attentes des participants à savoir :
 - Elargissement du domaine d'activité (aller au-delà des techniques d'analyse),
 - Prise en compte des exigences du marché et des contraintes économiques,
 - Partage d'expériences,
 - Rationalisation des démarches/approches,
 - Développement des contacts informels.
- 3 Promouvoir un réseau de spécialistes via l'association ANADEF.
- 4 Le programme de l'Atelier propose une formation qui fournit des bases de connaissances pour une parfaite compréhension des exposés théoriques présentés au cours des sessions.
La formation est renforcée par des modules spécifiques appelés Tutoriels

CARACTÉRISTIQUES DU 19^{ÈME} ATELIER

2024 ! Cette 19^{ème} édition de l'ATELIER ANADEF rassemblera à nouveau tous les experts du monde de l'Analyse de défaillance français, experts et (moins experts..) issus du monde industriels et universitaires. Cet Atelier constituera le rendez-vous incontournable pour tous ceux qui cherchent à comprendre ou découvrir les mécanismes de défaillance.

Devant le succès des nouveautés de la précédente édition, seront re édités :

- les 4 jours au lieu de 3,5 avec le démarrage de l'Atelier dès le lundi après-midi
- le temps réservé pour permettre plus d'échanges : Questions Ouvertes à la fin de certaines sessions pour favoriser les discussions , Sessions, avancement pour les GT...

La structure de l'Atelier s'articulera toujours autour des trois piliers que sont les sessions, les tutoriels et les micro-ateliers.

Les thèmes classiques de l'analyse de défaillance seront abordés, et de nouvelles réflexions feront leur entrée, notamment sur l'apport de l'IA dans les analyses, l'impact des normes dans la réalisation des expertises ou encore les processus de fabrication des composants de puissance.

Les micro-ateliers, toujours basés sur l'échange autour de présentations courtes ou de questions, voient leur nombre augmenter afin d'aborder toujours plus de sujets. Les tutoriels seront également au rendez-vous et permettront à nouveau de rendre l'ATELIER éligible au titre de la formation. Ils permettent de rafraichir la mémoire aux plus experts, reprennent à la fois les bases de notre métier pour les nouveaux venus ou s'étendent à des sujets connexes.

La Présidente d'ANADEF, Suzel Lavagne