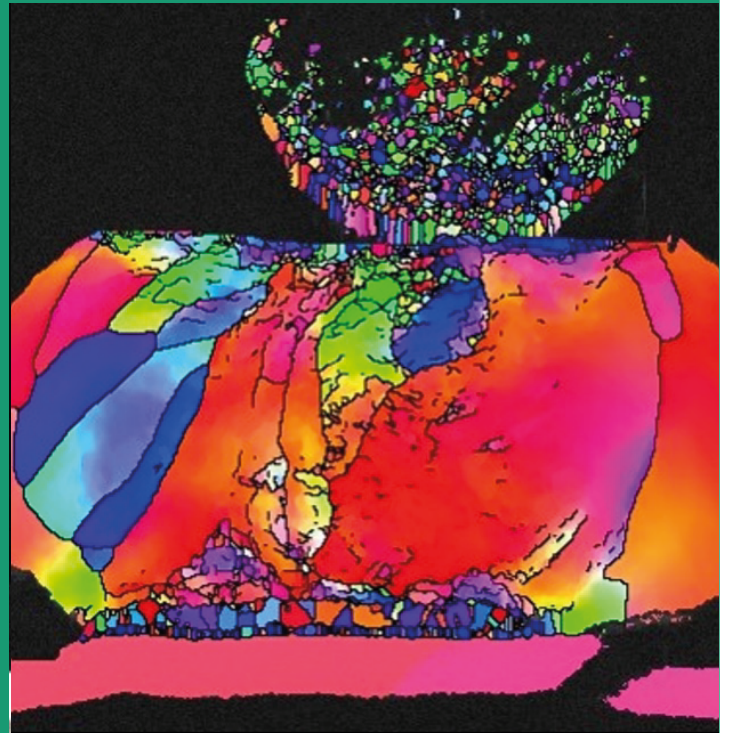


«ANALYSE ET MECANISMES DE DEFAILLANCE DES COMPOSANTS POUR L'ELECTRONIQUE»



ATELIER 2026 20^{ème} Atelier

Sessions plénières

8 JUIN AU 12 JUIN 2026

Organisé par

AnaDef

Association loi 1901
Analyse de défaillance & technologie
Des composants électroniques
www.anadef.org

avec le concours de

 **Adera Congrès**

Village Club Belambra « les Tuquets »

Seignosse - Hossegor (Landes) France

SOMMAIRE

Session 1 : Packaging, PCB et Assemblages

- Approche prédictive de la fiabilité des brasures SAC : évaluation de durée de vie et influence de la microstructure.
- Évaluation comparative des billes de brasage sans plomb pour BGA dans les applications spatiales.
- Étude du vieillissement de brasures sans plomb de nouvelles générations : comparaison de la durée de vie et de la microstructure pour des composants montés en surface.
- Etude des brasures haute température TLPS.
- Étude de la fiabilité des technologies d'assemblage électronique haute température par essais de vieillissement accéléré.
- Analyse de défaillance sur cartes calculateurs COTS après cyclage thermique
- Pesto Embedded – les apports de l'enfouissement sur les performances thermiques, électriques et sur la durée de vie.
- De la caractérisation des matériaux à l'étude des PCB avec composants enfouis. Application au projet PESTO.
- Simulations thermomécaniques de microvias au sein d'un circuit imprimé contenant une puce GaN enfouie : influence des contraintes résiduelles.
- Méthodologie d'expertise pour localiser un FOD dans un PCB
- Evaluation comparative de la tenue à l'arrachement de Pads de BGAs - entre 2 diélectriques - basée sur des essais HBP (Hot Bump Pull) test.
- Développement d'une solution robuste de reconditionnement de WLCSP avec underfill pour retest électrique
- Amélioration de la méthodologie de prédiction de durée de vie d'assemblages de composants QFN.
- Défaillance de modules de puissance, de la cause-racine à la solution de robustification.
- Méthodes de caractérisation des dégradations hygrométriques de résine époxy pour encapsulation de composants de puissance.
- Diamond Potting

Session 2 : Apport de l'intelligence artificielle pour l'analyse de défaillance

- L'IA pour la détection en support à l'analyse de défaillance
- Utilisation de l'IA pour partager nos expériences/retex.
- Grissom : retour d'expérience sur un chatbot RAG pour l'analyse de défaillance
- L'IA intégré au logiciel Dragonfly en laminographie pour apprendre la détection de voids
- Revolutionizing PCB Soldering Verification with Computer Vision
- Tentative d'utilisation de l'IA pour la détection de défaut de mouillage sur BGA

Session 3 : Analyse de défaillance des composants passifs

- Dérive des paramètres électriques de condensateurs céramique
- Défaillance fonctionnelle à froid de relais électromécaniques plastiques
- Défaillance de fusible après test de qualification HTOL
- Sensibilité des inductances CMS wirewound moulées aux contraintes de refusion et prise d'humidité
- Fissuration de l'obturateur de condensateurs électrolytiques aluminium
- Monitoring des défauts lors de l'analyse destructive

Session 4 : Analyse de défaillance des circuits intégrés VLSI

- Quand la dose de dopants fait la différence
- Méthodologie d'analyse de défaillance appliquée à un refus de qualification sur un composant plastique moulé multiélément stacké
- Analyse de défaillance des TSV dans les produits 3D
- Validation d'un banc de test de qualif produit en fonctionnement

Session 5 : Défiabilisation des composants dans le process industriel

- Défaillance, sans dégradation, de composants assemblés.
- Protéger les composants des risques de défiabilisation durant l'assemblage.
- Le standard J-STD-075 et la classification PSL.
- Défaillance d'Oscillateurs MEMS sur ARIANE6
- Défiabilisation de filtres EMI CMS suite à assemblage sur carte
- Défiabilisation de relais plastiques traversant lors d'une réparation
- Dégradation d'optocoupleurs dans un environnement d'huile.
- Risque de défiabilisation de cartes électroniques lors de l'intégration mécanique
- Dégradation de relais électromécaniques pendant le process de report.
- Défiabilisation d'un substrat de circuit intégré de composant Flip-Chip BGA.
- Condensateurs tantale montés à l'envers

Mardi 9 juin 2026

Session N°1

« Packaging, PCB et Assemblages »

10h15-10h20 **Introduction de la session**

Catherine JEPHOS, catherine.jephos@intradef.gouv.fr

Djemel LELLOUCHI, djemel.lellouchi@elemca.com

Pierre ROUMANILLE, pierre.roumanille@cnes.fr

10h20-10h40 **Approche prédictive de la fiabilité des brasures SAC : évaluation de durée de vie et influence de la microstructure.**

Arnaud PORCHER, Jérémie DHENNIN, Djemel LELLOUCHI,

ELEMCA, jeremie.dhennin@elemca.com

Dans le cadre d'une étude R&T pilotée par le CNES, des études de vieillissement accéléré et des simulations numériques ont été menées pour évaluer la fiabilité des joints de brasure SAC305 utilisés dans des assemblages CMS pour le spatial. Les objectifs étaient d'identifier les zones de contraintes mécaniques maximales, d'appliquer des modèles de durée de vie adaptés à l'alliage et de déterminer des facteurs d'accélération (AF) pour différents profils thermiques.

Six types de composants (R0402, R1206, R2010, QFN, SO, TSSOP) ont été étudiés. La modélisation par éléments finis a été réalisée à partir de dimensions nominales et de mesures réelles obtenues par imagerie optique et rayons X. Deux approches de modélisation de durée de vie ont été comparées : le modèle d'Engelmaier basé sur la déformation, et le modèle de Morrow basé sur l'énergie dissipée.

Les résultats montrent de fortes disparités de concentration de contraintes selon les composants, les résistances étant les plus sollicitées. Les durées de vie prédites s'échelonnent de 10^4 à plus de 10^8 cycles selon le composant et le modèle utilisé. Les facteurs d'accélération obtenus par simulation sont moins conservateurs que ceux issus de modèles analytiques de type Norris-Landzberg, ce qui souligne la nécessité d'une validation expérimentale.

Par ailleurs, des relevés expérimentaux de durée de vie ont été réalisés sur trois profils de cyclage thermique. Chaque composant a ensuite été analysé à l'aide de différentes techniques : la laminographie X (non destructive) pour évaluer la présence de fissures, des microsections avec mesure de longueur effective de fissuration, et des analyses EBSD, permettant de remonter à la fraction recristallisée.

Les résultats obtenus montrent l'absence de signature claire sur les mesures de résistance, ce qui induit la nécessité d'utiliser d'autres critères pour identifier la défaillance. Par ailleurs, nous avons montré la difficulté de déterminer un modèle mathématique pour représenter les lois de vieillissement des packages les plus complexes.

10h40-11h00 **Évaluation comparative des billes de brasage sans plomb pour BGA dans les applications spatiales.**

Eric PERIAUD, Teledyne, Eric.PERRIAUD@Teledyne.com

Dans l'industrie spatiale, l'alliage de brasure étain-plomb (SnPb) est utilisé depuis de nombreuses années pour l'assemblage des cartes électroniques en raison de sa fiabilité éprouvée. Bien que le secteur bénéficie encore d'une exemption à la directive RoHS, la possible interdiction de l'utilisation du plomb en Europe via la réglementation REACH impose d'anticiper une transition vers des solutions sans plomb, tout en maintenant les exigences élevées de fiabilité des applications spatiales.

La mise en œuvre de l'électronique sans plomb dans les boîtiers à connexions type BGA, constitue un enjeu majeur, en particulier pour identifier des alternatives fiables aux alliages SAC conventionnels, comme le SAC305. En

complément de différents alliages étain-argent-cuivre (SAC), des billes de brasure à cœur polymère (Polymer Core Solder Balls – PCSB), constituées d'un noyau polymère recouvert de couches métalliques, ont été évaluées. La flexibilité intrinsèque apportée par le cœur polymère laisse entrevoir un potentiel d'amélioration de la fiabilité thermomécanique au niveau carte.

Un composant Teledyne e2v développé pour des applications spatiales a été utilisé comme véhicule de test. Plusieurs types de billes sans plomb ont été montés sur des boîtiers BGA à substrat organique et assemblés sur des circuits imprimés hautes fréquences et hauts débits en matériau Megtron.

Trois configurations d'assemblage distinctes, combinant chaque type de bille à une pâte à braser spécifique, ont été étudiées.

Les véhicules de test ont été soumis à des essais mécaniques et thermomécaniques conformément aux normes ECSS-Q-ST-70-61C et MIL-STD-810, incluant vibrations, chocs mécaniques et cyclage thermique entre -55 °C et +100 °C. La continuité électrique a été suivie sur des structures daisy chain, avec des essais de cyclage prolongés au-delà de 1500 cycles. Après détection des défaillances électriques, les modes de défaillance ont été caractérisés par analyses radiographiques et coupes métallographiques. Les données de fiabilité au niveau carte ont ensuite été exploitées à l'aide d'une analyse statistique basée sur la loi de Weibull, permettant de comparer les durées de vie en fatigue thermomécanique et de relier les comportements observés aux mécanismes physiques de dégradation identifiés

11h00-11h20 **Étude du vieillissement de brasures sans plomb de nouvelles générations : comparaison de la durée de vie et de la microstructure pour des composants montés en surface.**

Mickaël LEICHT, LEM3, IRT, mickael.leicht@univ-lorraine.fr

En collaboration avec Baptiste ARATI, Daniel FERNANDES BORREGO, Raphaël RIVA, Valeria RUSTICHELLI, IRT Saint Exupéry ; Houda FRIAA, IMS et IRT ; Pierre ROUMANILLE, CNES.

Le projet SOLER a pour objectif d'évaluer la robustesse de brasures sans plomb nouvelles générations. Plus spécifiquement, l'étude s'intéresse à deux alliages à basse température de fusion (LTS) et deux crèmes à braser dopées (SAC+) et les compare à la référence des brasures sans plomb, i.e. le SAC305.

Afin de garantir la pertinence des résultats, un large éventail d'éléments et de géométries de brasure sont considérés. En effet, chaque véhicule de test (VT) comporte environ 90 composants (BGA, QFN, résistances et condensateurs), assemblés à la surface d'un circuit imprimé avec l'un des cinq alliages étudiés. Les véhicules de test fabriqués sont soumis à des essais de vieillissement accélérés. Parmi ceux-ci, un essai de cyclage thermique entre -40 °C et 100 °C est réalisé. Au cours de ces cycles, la résistance électrique de certains composants est suivie afin de pouvoir suivre la fatigue et détecter l'apparition de défaillances au niveau des brasures.

Par ailleurs, des prélèvements de VTs sont effectués à intervalles réguliers afin d'analyser les modes et mécanismes de défaillance. Les observations en microscopie optique réalisées sur des microsections ont mis en lumière l'augmentation du nombre de brasures fissurées et du taux de fissuration de celles-ci en fonction du nombre de cycles. De plus, des analyses par diffraction d'électrons rétrodiffusés (EBSD) révèlent la recristallisation des grains d'étain au cours du cyclage thermique ainsi qu'une coalescence des précipités d'argent Ag₃Sn.

Enfin, cette étude a permis, en parallèle de l'identification des mécanismes de défaillances, d'établir un classement des alliages les plus performants en fonction du type de composants. Dans cette configuration, les alliages Innolot (SAC+) et LMPA (LTS) ont montré une meilleure performance que la référence, le SAC305.

Remerciements à l'ensemble des partenaires du projet SOLER : AIRBUS - CNES - ELEMCA -IMS Bordeaux -Inventec - Thalès Alenia Space.

11h20-11h40 **Etude des brasures haute température TLPS.**

Kelyan BERY, Safran ED, kelyan.bery@safrangroup.com

Le développement des électroniques dans des environnements thermiques de plus en plus élevés constitue aujourd'hui un nouveau paradigme vers lequel il faut converger. Le besoin de montée en température nécessite de travailler deux axes principaux : un premier orienté opérationnalité et un second concernant la capacité industrielle à fabriquer et garantir l'intégrité des assemblages électroniques à haute température. Ce deuxième item repose entre autres sur le choix de l'alliage utilisé.

Les stratégies d'assemblage et de fonctionnement dans ces environnements imposent d'étudier de nouveaux types d'alliages haute température (HT). Deux grandes familles d'alliages HT existent ; une catégorie conventionnelle regroupant les alliages fusibles brasés avec un profil de refusion légèrement plus élevé qu'un profil RoHS (SnSb, Durafuse, Indalloy) et une catégorie novatrice (par son usage en assemblage de composants) intégrant des alliages frittés comme le TLPS (Transient Liquid Phase Sintering). Il a le double avantage d'être compatible d'un profil RoHS et de résister à une seconde refusion au-delà de 400°C : cette dualité de compatibilité entre milieux industriel et opérationnel donne au TLPS une position intéressante pour des environnements thermiques élevés.

La session présentée s'intéressera à l'étude du TLPS en tant qu'alliage fritté et présentera les résultats amonts de mise en œuvre des procédés, d'essais et d'expertises technologiques de ce nouvel alliage. Le comportement atypique de ce type de crème sera discuté de la maîtrise de sa mise en œuvre à la remise en cause des moyens d'inspection et standards de qualité conventionnellement utilisés avec des alliages fusibles brasés.

11h40-12h00 **Étude de la fiabilité des technologies d'assemblage électronique haute température par essais de vieillissement accéléré.**

Pierre-Antoine RICHET, Safran Data Systems,

pierre-antoine.richet@safrangroup.com

Thèse codirigée par Alexandrine Guédon-Gracia et Loïc Théolier (IMS Bordeaux) et encadrée par Sandrine Feneyrou (Safran Data Systems)

Les assemblages électroniques sont soumis à de nombreuses contraintes au cours de leur cycle de vie, notamment thermiques. Par ailleurs, les exigences de compacité sont de plus en plus importantes pour les assemblages et leurs applications. Par conséquent, ceux-ci sont soumis à des expositions de plus en plus fréquentes à des températures élevées. Pour répondre aux sollicitations thermomécaniques accrues qui en découlent, des solutions d'interconnexion en haute température sont étudiées.

Cette présentation s'attachera à décrire ces solutions puis à détailler les alliages de brasage en haute température actuellement disponibles sur le marché. Parmi ces solutions, les brasures étain-antimoine apparaissent les plus prometteuses, tandis qu'une solution innovante de frittage/brasage appelée TLPS (Transient Liquid Phase Sintering) sera également étudiée. La discussion pourra s'ouvrir autour des différents essais de cyclage et de stockage prévus au cours du projet, ainsi que sur les méthodes de suivi des cartes de test.

Ce projet est en partie financé par l'ANADEF et est soutenu à différents niveaux par les membres du groupement. Une partie des essais de cyclage seront ainsi réalisés à SLB ainsi qu'à l'IMS Bordeaux tandis que les microsections réalisées durant le vieillissement des cartes sont réparties entre différents membres sur la base du volontariat.

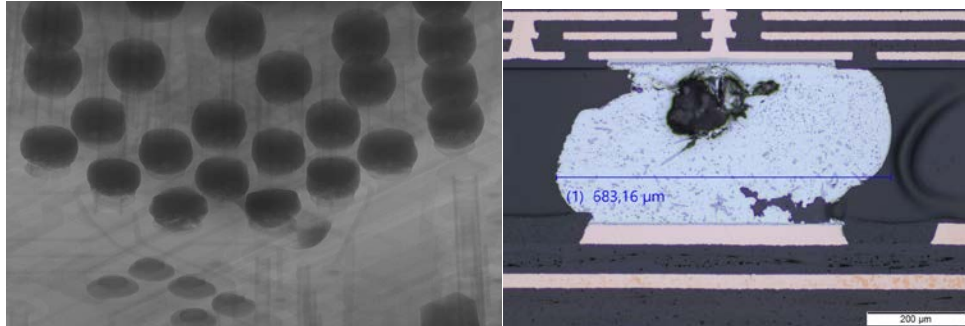
12h00-12h20 **Analyse de défaillance sur cartes calculateurs COTS après cyclage thermique**

[Damien Baudet](#), Julien Perraud, Thales Research & Technology, Damien.baudet@thalesgroup.com

Patrick Carton, Thales LAS OME

Ces analyses ont été réalisées dans le cadre du PTD FIABCOTS - « Etudes de la FIABilité des COTS sous-ensembles électroniques mise en œuvre par le Ministère des Armées ».

Nous commencerons par une brève introduction du PTD FIABCOTS et de ses enjeux. Nous détaillerons le choix de la carte calculateur et ses spécificités en termes de BOM et d'assemblage. Suivra la stratégie d'évaluation et le plan d'essai. A noter, que lors de cette étude, des cartes avec et sans leur mécanique ont été testées.



La méthodologie d'analyse utilisée pour le suivi de ces cartes complexes lors des cyclages thermiques sera expliquée avec un focus sur l'utilisation des inspections RX lors des reprises.

Nous nous intéresserons ensuite aux défaillances constatées sur les cartes à l'issue des cyclages ainsi qu'aux mécanismes de défaillances associés.

Cette étude a confirmé certains effets connus (impact des configurations miroirs) et d'autres moins (impact de la mécanique).

12h20-14h00 **Pause déjeuner**



14h00-14h20 **Pesto Embedded – les apports de l'enfouissement sur les performances thermiques, électriques et sur la durée de vie.**

Bruno LEFEVRE, SED, bruno.lefevre@safrangroup.com

L'enfouissement de composants dans les PCB regroupe un ensemble de technologies déjà présentes largement dans les produits de type « grand public » fabriqués à des millions d'exemplaires. Les principales technologies déjà diffusées sont principalement le formage de composants dans le PCB ou l'enfouissement de composants ou puces en finition cuivre avec interconnexion par via laser cuivre. Ces technologies sont peu compatibles avec les faibles et moyennes productions du secteur aéro-défense.

Dans le cadre de Pesto, la technologie d'enfouissement de composants CMS COTS brasés par alliage SAC305 dans les couches internes d'un PCB a été développée et maturée. Les premiers travaux ont permis la mise au point des techniques d'assemblage, mais également l'établissement des premiers DfM afin de concevoir des produits robustes avec des rendements satisfaisants, mais également d'utiliser les technologies de simulation numérique pour aider à comprendre les mécanismes de défaillance.

Outre la maturation technique et définition des DfM, Pesto avait aussi pour ambition de démontrer les apports de cette technologie en termes de robustesse, de performance électrique et thermique. Pour réaliser cet objectif, une fonction de puissance simple à piloter basée sur une démo-board d'Analog Device a été conçue en version CMS classique et en version « embedded » en modifiant au minimum le routage, ceci afin de comparer à design quasi identique les performances de ces deux démonstrateurs.

14h20-14h40 **De la caractérisation des matériaux à l'étude des PCB avec composants enfouis. Application au projet PESTO.**

Gautier GIRARD et Paul PERIN, LEM3, gautier.girard@univ-lorraine.fr,
paul.perin@univ-lorraine.fr

Les simulations numériques deviennent un outil indispensable pour comprendre les mécanismes de défaillance lors du chargement thermique d'un circuit imprimé, en particulier dans un contexte de miniaturisation et pour étudier la nouvelle génération de PCB avec composants électroniques actifs enfouis. L'hétérogénéité matérielle de ces structures est importante, et des modélisations fiables nécessitent des caractérisations expérimentales précises des matériaux.

La présentation s'articule autour de la simulation numérique d'un composant enfoui brasé au sein du démonstrateur BASILIC, développé dans le cadre du projet PESTO.

Les travaux débutent par l'étude du comportement thermomécanique des différents matériaux de l'assemblage. Une combinaison de méthodes numériques et expérimentales permet d'obtenir le comportement homogène orthotrope des composites de faible épaisseur (diélectriques), en élasticité [1] ou en visco-élasticité [2]. Lorsque la carte est soumise à des cycles thermiques, le cuivre plastifie et une méthode expérimentale originale a été développée pour identifier son comportement élasto-plastique avec écrouissage combiné isotrope-cinématique [3]. Des travaux ont également été menés pour obtenir (par méthode inverse) le comportement et le rétreint de la résine présente dans les diélectriques [4,5]. Enfin, le comportement des barres de brasure est tiré de la littérature [6] et implémenté sur ABAQUS via une sous-routine utilisateur UMAT [7].

Cette étude numérique a permis de mettre en évidence les mécanismes de défaillance prépondérants lors du cyclage thermique de ce type de structure. Comme pour un composant brasé en surface, le gauchissement de l'assemblage induit la rupture par fatigue des brasures aux extrémités du composant. Cependant, la présence de résine autour de ce dernier modifie la répartition des contraintes et la prise en compte du procédé de fabrication change d'autant plus

la réponse thermomécanique de l'assemblage. De futurs travaux auront pour but de confronter les durées de vie estimées numériquement à des données réelles sur les véhicules de test.

Remerciements : Les auteurs remercient le soutien de CIMULEC Groupe dans la chaire circuits imprimés. G. Girard remercie le support de l'ANR à travers le projet EMICI ANR-21-CE08-0007. Une partie des travaux a été réalisée lors de la thèse de P. Perin, avec le soutien de CIMULEC, de la région Grand Est et de la Direction Générale de l'Armement. Tous les membres du projet PESTO, pôle enfouissement (Safran, MBDA, CIMULEC), piloté par la DGA, sont remerciés pour le soutien et les discussions scientifiques autour de ce sujet.

Références : [1] Girard et al. (2018), *Compos. Struct.*, 193, 140-153.
[2] Girard et al. (2023), *Compos. Struct.*, 324, 117497.
[3] Girard et al. (2021), *Mech. Mater.*, 153, 103685.
[4] Mathieu et al. (2022), *Comput. Mater. Sci.*, 210, 111389.
[5] Leicht et al. (2025), *Congrès Français de N*
[6] Yang et al. (2021), *Microelectron. Reliab.* 114086.
[7] Perin (2024), *Thèse de doctorat*, Université Lorraine.

14h40-15h00 **Simulations thermomécanique de microvias au sein d'un circuit imprimé contenant une puce GaN enfouie : influence des contraintes résiduelles.**

Mickaël LEICHT, LEM3, IRT, mickael.leicht@univ-lorraine.fr

En collaboration avec : Gautier GIRARD et Sébastien MERCIER, LEM3 ; Baptiste ARATI et Fabio COCCETTI, IRT Saint Exupéry ; Nadim ALAYLI, ELVIA Electronics ; Jean-Pierre FRADIN, Icam School of Engineering ; Olivier PERROTIN, Alter Technology

Pour augmenter le rendement des modules en Électronique de Puissance, une des stratégies proposées est d'enfouir les composants au sein du circuit imprimé. Cependant, la fiabilité de ces assemblages n'est pas encore bien comprise.

Le but du projet FiGaNe est d'améliorer notre connaissance des mécanismes de défaillance au sein de ces circuits imprimés et plus particulièrement sur les interconnexions utilisées, i.e. les microvias.

Un véhicule de test (VT) a été conçu avec l'aide d'ELVIA Electronics. Il consiste en un circuit imprimé avec une puce GaN enfouie. La spécificité de ce VT est de pouvoir mesurer en continu et individuellement la résistance de chaque paire de microvias. Des essais de vieillissements passif (cyclage thermique) et actif (power cycling) ont été réalisés par Alter Technology France.

Des modèles Éléments finis (EF) de ces essais de vieillissement ont été établis. Pour cela, une caractérisation précise des propriétés thermomécaniques des matériaux constituant le VT est requise. Étant donné leur faible épaisseur, des méthodes couplant expériences et simulations numériques ont dû être développées spécifiquement pour que cette caractérisation soit pertinente. En couplant la réponse mécanique fournie par le modèle EF à une loi de fatigue oligocyclique, les durées de vie des VT soumis aux essais de vieillissement sont estimées. Les contraintes résiduelles induites par le processus de fabrication ne sont que très rarement prises en compte dans ces modèles. Le pressage à chaud est l'étape primordiale du processus de fabrication. En effet, cette étape permet de finir la réticulation de la résine présente au sein des couches pré-imprégnées. Or, la réticulation chimique s'accompagne d'un retrait volumique de chacun des constituants à base de résine. Une méthode a donc dû être développée afin de quantifier le retrait volumique lié à la réticulation de la résine. A partir de ces informations, le processus de fabrication est inclus comme une étape précédant les simulations de vieillissement.

Le but de cette présentation est de mettre en lumière l'influence des contraintes résiduelles sur les essais de vieillissement. De plus, les durées de vie estimées avec et sans contraintes résiduelles sont comparées.

15h00-15h20 **Méthodologie d'expertise pour localiser un FOD dans un PCB**

Magali VIGIER, Airbus IYY, magali.vigier@airbus.com

Lors des tests de validation d'équipements avionique lors de l'installation sur avion ou lors des tests de déverminage équipements, nous avons pu mettre en évidence après investigation plusieurs cas de défauts de courts-circuits au niveau de l'une des cartes de ces équipements. Il est ensuite complexe de déterminer l'origine de ces courts-circuits sur ces cartes entre les PCBs ou les composants ainsi que leurs localisations précises.

Nous allons vous présenter pour ces différents cas, la méthodologie appliquée pour cibler le défaut au niveau des PCBs et ensuite les expertises menées pour identifier la présence de débris de corps étranger (« FOD » foreign object debris) dans les PCB ainsi que leur nature.

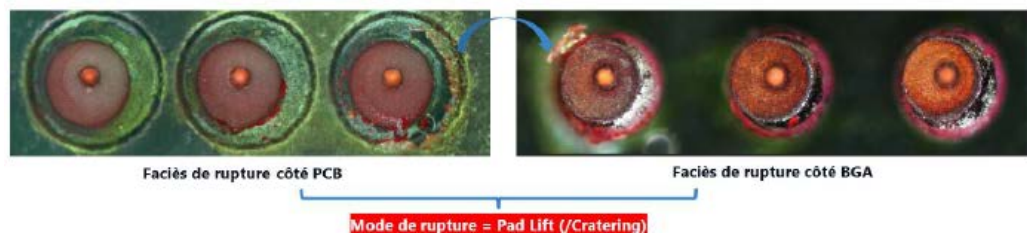
Enfin pour chaque cas de FOD trouvé, des analyses de cause racine ont été menées généralement avec le fournisseur PCB pour essayer de déterminer pourquoi ce FOD n'a pas été détecté au niveau des tests PCB, ainsi que leur origine ce qui est parfois compliqué à déterminer. Parfois, des actions correctives, qui vous seront présentées, ont alors pu être mises en place.

15h20-15h40 **Evaluation comparative de la tenue à l'arrachement de Pads de BGAs - entre 2 diélectriques - basée sur des essais HBP (Hot Bump Pull) test.**

Manoubi Auguste BAH, SAFRAN Electronics & Defence, manoubi-auguste.bahi@safrangroup.com

Dans le cadre d'une qualification produit, une panne est survenue après l'assemblage d'un bloc de cartes. Les investigations électriques ont permis d'identifier une seule carte comme étant à l'origine du dysfonctionnement. Le matériau des couches de diélectrique de cette carte est dans une configuration spécifique « Résine B ». Les composants défectueux observés sont des BGAs positionnés le long de la diagonale de la carte. Le mode de défaillance identifié est : pad lift / cratering.

Ci-dessous : observation réalisée suite à un test d'imprégnation à l'éosine qui permet d'identifier le défaut.



À l'aide d'un contrôle par jauges résistives, il a été confirmé que la carte était contrainte à des endroits spécifiques et à des niveaux inusuels. La combinaison de divers paramètres a contribué à sa déformation : outillages de bancs de test et d'assemblage du bloc de cartes, type et épaisseur des matelas thermiques, force de compression etc... La sur-gravure des Pads générée par le fabricant du PCB (deuxième source) n'a fait que révéler une faiblesse « latente » liée au matériau spécifique « Résine B ».

Des échanges techniques avec les fabricants du PCB, ont permis de spécifier que le peeling strength du cuivre sur le matériau « Résine B » est légèrement plus faible que celui obtenu sur un matériau en Résine A Standard. De plus, les travaux des chercheurs du laboratoire LEM3 (Metz) ont démontré que la définition IPC du peel strength est discutable. Afin de vérifier et de confirmer cette information et être à la fois représentatif de la problématique rencontrée, nous avons mené une étude comparative en réalisant des essais de Hot Bump Pull (HBP) test sur des pads de BGA's (Small & Big) assemblés sur Di-Elec_Résine A et Di-Elec_Résine B.

Le principe consiste à venir braser une broche sur Pad pré-étamé en SAC305. Pour ce faire, le module HBP simule un profil de brasage. Lors de la fin de la phase de refroidissement, ce même module effectue un essai d'arrachement. Les données collectées sont à vitesse de déplacement constante, la force à la rupture (Fr) en fonction du temps. Enfin, l'objet de l'étude, est le traitement des valeurs obtenues associées aux faciès de rupture observés.

Pour un même fabricant de PCB, nous avons obtenus les résultats suivants :

- La force à la rupture (Fr) obtenue en configuration « Di-Elec_Résine A » est supérieure à celle obtenue en configuration « Di-Elec_Résine B » → Chute de ~30% en Big-Pads et de ~20% en Small-Pads.
- En configuration « Di-Elec_Résine B », le mode de rupture « Pad Cratering / Décollement de Pad » devient prépondérant.

15h40-16h00 **Développement d'une solution robuste de reconditionnement de WLCSP avec underfill pour retest électrique**

Gauthier LECOINTE, ST, gauthier.lecointe@st.com

Mise en évidence d'un nouveau procédé de reconditionnement de WLCSP sur carte PCB avec underfill pour permettre les opérations de retest et d'analyse de défaillance. Le procédé standard de polissage semi-manuel présente des limites sur les cartes à forte densité ou lorsque l'underfill est difficile à retirer, avec un risque accru de détérioration des échantillons. Un nouveau procédé a donc été développé afin de sécuriser l'opération et d'en renforcer la robustesse, indépendamment du type de carte ou de matériau utilisé. Par ailleurs, le design du socket de test a été repensé pour faciliter les essais électriques à l'issue de ce reconditionnement.

16h00-16h30 **Pause goûter**



16h30-16h50 **Amélioration de la méthodologie de prédiction de durée de vie d'assemblages de composants QFN.**

Vincent SISOMSEUN, MBDA, vincent.sisomseun@mbda-systems.com

Sous sollicitations thermiques, un assemblage électronique peut défaillir par fissuration du joint de brasure, due à des déformations différentielles entre les composants et le circuit imprimé. Les modèles de prévision de durée de vie actuels ne parviennent pas à donner des résultats rigoureux pour les assemblages de composants QFN. L'étude présentée a pour ambition d'améliorer les prédictions en prenant en compte différents paramètres technologiques. L'influence du type de composant QFN, de l'empilement du circuit imprimé et le placement des composants en vis-à-vis ont été analysés. Les assemblages obtenus ont été soumis à des essais en cyclage thermique et des caractérisations de leur comportement thermomécanique. L'étude propose une nouvelle approche pour la description des déformations de l'assemblage, pouvant couvrir les influences des paramètres technologiques et du vis-à-vis.

16h50-17h10 **Défaillance de modules de puissance, de la cause-racine à la solution de robustification.**

Stéphane CORRIGOU, DGA MI, stephane.corrigou@intradef.gouv.fr et Bruno LEFEVRE, Safran ED, bruno.lefevre@safrangroup.com

Sur un double onduleur de forte puissance permettant l'actionnement de deux moteurs électriques, des défaillances sont apparues sur des équipements après plusieurs heures de fonctionnement. Les expertises menées ont mis en évidence un problème au niveau d'un ou plusieurs des six modules de puissance constituant l'étage de puissance de cet équipement.

Des analyses RX ont confirmé un aspect anormal de plusieurs brasures, voire des décollements de fils de commande de gate à l'intérieur du module de puissance, expliquant ainsi les défaillances constatées.

L'ouverture physique des modules de puissance a confirmé l'aspect anormal des brasures avec parfois des fils déconnectés au niveau des brasures, ainsi que la formation de produits de corrosion, bien que ces modules soient protégés par un gel silicone de grade électronique.

Des analyses poussées ont permis d'identifier le phénomène observé, et ainsi de bien comprendre le mécanisme atypique de défaillance.

Ainsi, plusieurs actions de robustification ont pu être testées et mises en œuvre afin de supprimer la cause-racine et les facteurs accélérateurs. Une fois les solutions implémentées et qualifiées, les équipements concernés ont été rétrofités. Des analyses complémentaires ont été réalisées sur des nouveaux modules de puissance robustifiés pour confirmer l'efficacité des mesures mises en place.

17h10-17h30 **Méthodes de caractérisation des dégradations hygrométriques de résine époxy pour encapsulation de composants de puissance.**

Arian TOMAS, ANADEF, IMS, ariane.tomas@u-bordeaux.fr

Auteurs (nommés lors de la présentation) : Ariane Tomas, Alexandrine Guédon-Gracia, Loïc Théolier, Pierre-Yves Pichon, Jolan Bertrand

Dans un contexte lié à la fiabilité de composants de puissance, la dégradation hygrothermique de résines époxy a été étudiée. L'enjeu principal est d'identifier les paramètres matériaux sensibles à un environnement chaud et humide, responsables de la détérioration des performances ou de la réduction de la durée de vie des composants. Pour y parvenir, des méthodes de caractérisations thermiques, mécaniques, gravimétriques ainsi que de spectroscopie infrarouge et diélectrique ont été utilisées. Les résultats obtenus ont permis de sélectionner les méthodes les plus pertinentes pour suivre l'évolution d'une dégradation de la résine et, d'autre part, de différencier l'effet du vieillissement thermique du vieillissement lié à l'humidité sur le composé d'enrobage.

17h30-17h50 **Diamond Potting**

Alexis DE BIBIKOFF et Madeline TAVARES, Safran Data System, alexis.de-bibikoff@safrangroup.com et madeline.tavares@safrangroup.com

Les équipements embarqués en aéronautique, et plus particulièrement dans le domaine spatial, sont soumis à des contraintes importantes en termes de mécanique, de plage et de variations de température, de masse et de résistance à certains fluides. De plus, ils ne doivent pas propager les flammes ni présenter de risque d'explosion dû à des cavités où des gaz pourraient s'accumuler.

Pour toutes ces raisons, certains de nos équipements sont entièrement encapsulés dans un élastomère. Afin de répondre aux spécifications, cet élastomère doit être isolant, posséder une excellente conductivité thermique, une faible densité, résister à des températures allant d'au moins -55 °C à +125 °C, être ignifugé, élastique et, surtout, minimiser les contraintes mécaniques sur les cartes électroniques lors des variations de température,

résister à des fluides comme le Skydrol et, enfin, être réparable. L'élastomère idéal n'existant pas, nous avons finalement créé le nôtre.

Nous souhaitons vous présenter un brevet que nous avons déposé pour l'invention d'un élastomère à base de diamant qui répond au mieux à toutes ces exigences. Dans cette étude, nous verrons que l'ajout de certains composés peut considérablement améliorer les performances, et que le pourcentage relatif des différents éléments peut fortement influencer certaines caractéristiques, voire pas du tout.

18h

A demain



Mercredi 10 juin 2026

Session N°2 « Apport de l'intelligence artificielle pour l'analyse de défaillance »

8h30-8h35 Introduction de la session

Sylvie HEUDE-VERNEYRE, AIRBUS D&S, sylvie.heude-verneyre@airbus.com
Claire VACHER, LYNRED, Claire.Vacher@lynred.com

8h35-9h00 L'IA pour la détection en support à l'analyse de défaillance.

Clément ANTIQ, SERMA, c.antiq@serma.com

L'IA pour la détection en support à l'analyse de défaillance représente un levier stratégique pour surmonter les limites de l'inspection visuelle traditionnelle face à des données d'imagerie de mécanismes critiques aux contours complexes. Pour répondre à ce défi, SERMA Technologies a développé des solutions d'apprentissage profond hébergées localement, utilisant des réseaux de neurones affinés sur des données métier pour automatiser la segmentation des voids dans les joints de brasure, la mesure d'épaisseurs d'intermétalliques et le calcul du taux de délamination par imagerie C-SAM.

Cette approche, qui transforme des processus manuels en une quantification objective, standardisée et reproductible, permet de réduire significativement les erreurs humaines et les temps d'analyse, illustrant ainsi la polyvalence de l'IA pour sécuriser la fiabilité des procédés de fabrication et optimiser l'analyse non destructive des défaillances.

9h00-9h30 **Utilisation de l'IA pour partager nos expériences/retex.**

Zhangping DING, Safran data system, zhangping.ding@safrangroup.com

Nous disposons de plus de 20 ans de rapports d'expertises, classés par année. Cependant, ces rapports ne sont pas centralisés ou capitalisés, ce qui rend leur recherche difficile, surtout pour les plus anciens. De plus, il est compliqué d'identifier les sujets déjà expertisés par le passé, et les nouveaux collègues ont du mal à accéder à cet historique. Actuellement, nous utilisons une base de données Excel pour capitaliser toutes ces informations.

Le projet en cours vise donc à capitaliser l'ensemble de ces rapports à l'aide d'une solution d'intelligence artificielle. L'IA permettra d'importer tous les rapports et d'offrir aux utilisateurs la possibilité de retrouver facilement des informations utiles, simplement en posant des questions.

Aujourd'hui, deux solutions sont à l'étude :

- Une solution interne développée par SDS
- Une solution basée sur un logiciel IA existant

Nous sommes actuellement en phase d'essai des deux approches afin de choisir la plus adaptée à nos besoins.

9h30-10h00 **Grissom : retour d'expérience sur un chatbot RAG pour l'analyse de défaillance**

Vincent RENAUDIN, STM, vincent.renaudin@st.com

Nous présentons **Grissom**, un assistant conversationnel développé pour soutenir les activités d'analyse de défaillance. Basé sur une approche **RAG**, il exploite un corpus contrôlé composé de procédures internes, de documentation équipementier et de publications de conférences internationales. Grissom apporte une aide concrète à la recherche documentaire, au diagnostic, à la formation, à la relecture de rapports et à l'utilisation des équipements. La fiabilité des réponses est renforcée par le contrôle d'un index de qualité, et par la traçabilité des documents cités dans chaque réponse. Cette présentation propose un retour d'expérience sur les cas d'usages, le déploiement, et l'adoption progressive de l'outil par les équipes FA.

9h30-10h00 **Pause**



10h30-11h00 **L'IA intégré au logiciel Dragonfly en laminographie pour apprendre la détection de voids par IA**

Florent CHEVALEYRE, Safran data system, florent.chevaleyre@safrangroup.com

Nous avons expérimenté le module de Deep Learning présent dans le logiciel Dragonfly en l'appliquant à la reconnaissance par segmentation des voids de billes de BGA. L'apprentissage par itérations successives permet d'aboutir à un modèle de segmentation efficace, transposable et à une application reproductible. Par l'utilisation de macros, tout le processus de traitement peut être automatisé : gestion du volume 3D, application du modèle IA, calcul du taux de voids et restitution sous forme de cartographie.

Couplée avec une gestion maîtrisée de la dose de rayonnements ionisants délivrée sur les composants autorisant l'acquisition par laminographie, cette méthode permet d'appréhender la troisième dimension dans le traitement des anomalies de brasage, tout en s'affranchissant des perturbations liées à la présence des composants sur la face opposée.

Nous utilisons un modèle de segmentation entraîné par nos soins, dans le cadre d'expertises ou de validation de procédés de brasage.

11h00-11h30 **Revolutionizing PCB Soldering Verification with Computer Vision**

Jérémie BURKY, ALTER technology, J.Burky@altertechnology.fr

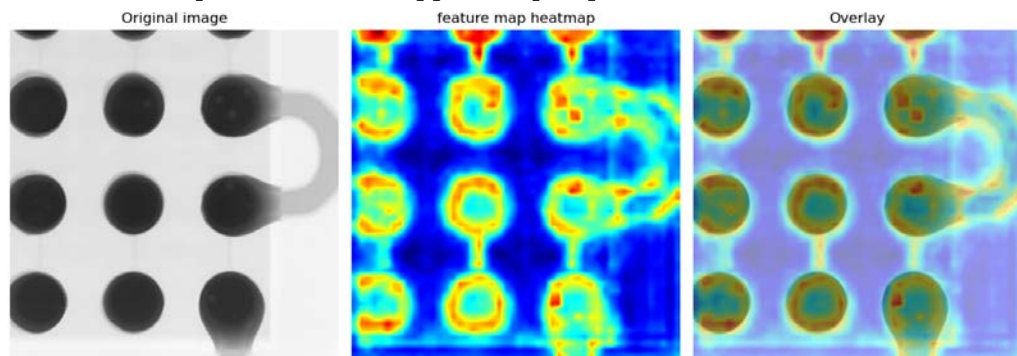
La vision par ordinateur est un champ de l'IA qui combine machine learning et réseau de neurones pour apprendre aux machines à extraire l'information d'images numériques, de vidéos ou d'autres informations visuelles. Le machine learning utilise des modèles algorithmiques qui permettent d'apprendre, par leurs propres moyens, des données issues du contexte visuel. Nous expliquerons comment nous avons pu développer un modèle permettant d'analyser les anomalies dans les brasures sur PCB à partir d'images de cross sections par exemple.

11h30-12h00 **Tentative d'utilisation de l'IA pour la détection de défaut de mouillage sur BGA**

Julien PERRAUD, Pierre BRUS, Maxime COSTE Thales Research & Technology, julien.perraud@thalesgroup.com

Nous commencerons par une présentation de la problématique des défauts de mouillage sur BGA assemblés et leur difficulté d'inspection par radiographie X. Nous détaillerons ensuite les outils (bounding boxes prediction, annotations, Faster R-CNN) et la méthodologie utilisée dans le cadre de cette étude.

Suivront la présentation et la discussion des résultats obtenus. Nous concluons ce que nous avons appris et quelques recommandations.



Feature map

12h00-14h00 **Pause déjeuner**



Session N°3 “ Analyse de défaillance des composants passifs ”

14h00-14h05 **Introduction de la session**

Françoise GONNET, Thales Research & Technology
francoise.gonnet@thalesgroup.com
Mathieu GLEIZES, MBDA
matthieu.gleizes@mbda-systems.com
Jérémié DHENNIN, ELEMCA
jeremie.dhennin@elemca.com

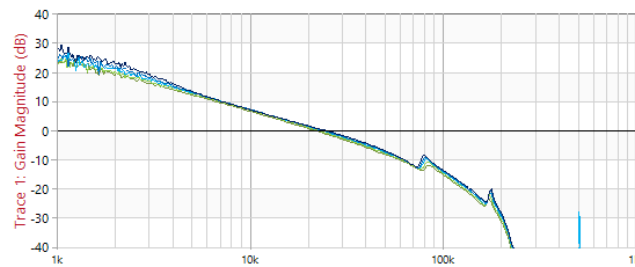
14h05-14h25 **Dérive des paramètres électriques de condensateurs céramique**

Michael NGUYEN, Thales Global Services, michael-m.nguyen@thalesgroup.com
Françoise GONNET, Thales R & T, francoise.gonnet@thalesgroup.com

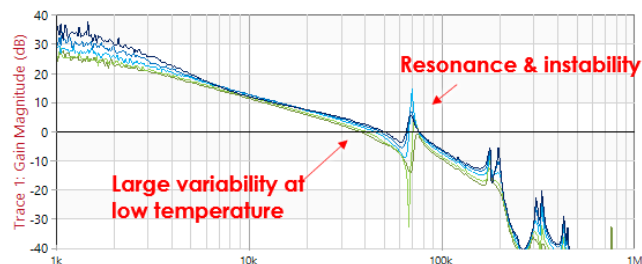
Des dérives paramétriques ont été observées sur certains lots de condensateurs céramique de type X7R.

Cette présentation va aborder pourquoi ces condensateurs ont été choisis et comment des modifications mineures selon la PCN (Product Change Notification) du fabricant vont entrainer des défaillances en utilisation.

With capacitors before PCN



With capacitors after PCN

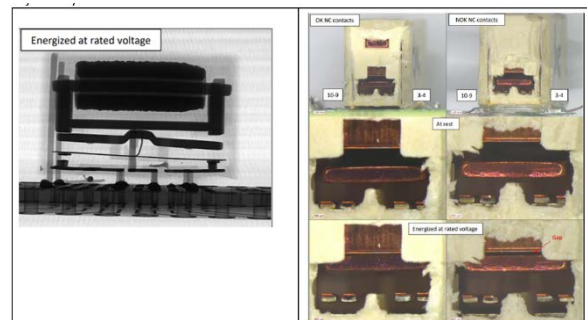


14h25-14h45 **Défaillance fonctionnelle à froid de relais électromécaniques plastiques**

Mickaël CALZARELLI, ALSTOM, mickael.calzarelli@alstomgroup.com

Ce cas concerne des défaillances fonctionnelles observées sur des relais électromécaniques, et caractérisées par des temps de commutation hors spécification à basse température.

Les investigations menées ont montré une variabilité du process de fabrication des relais générant des contraintes mécaniques internes.



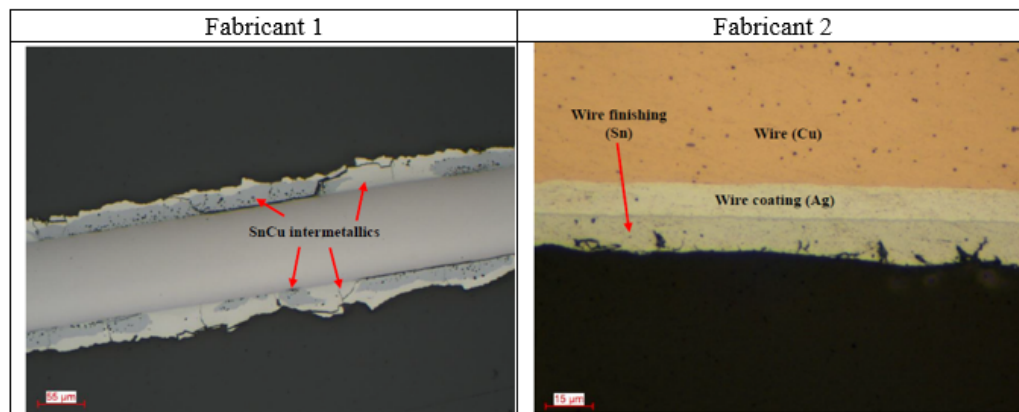
14h45-15h05 **Défaillance de fusible après test de qualification HTOL**

Nathanaël BAUDU, SAFRAN Electrical & Power,
nathanael.baudu@safrangroup.com

Un vieillissement anormal a été constaté lors de la qualification de fusibles en test HTOL. Une augmentation de la valeur résistive a été mesurée sur les fusibles de faibles calibres contrairement aux fusibles de forts calibres. Ces fusibles ne présentaient qu'une faible augmentation de valeur résistive. Après investigation, il s'avère qu'une recombinaison entre les matériaux du fil s'était formée lors du test HTOL augmentant la valeur résistive du fil.

Des fusibles d'un autre fabricant ayant une structure et des matériaux différents ont présenté un faible vieillissement également.

Cette présentation se propose donc d'étudier l'impact du choix du matériau de fil sur le vieillissement des fusibles en test HTOL ainsi que les actions correctives possibles pour résoudre ce problème. 3 cas seront étudiés.



15h05-15h25 **Sensibilité des inductances CMS wirewound moulées aux contraintes de refusion et prise d'humidité**

Mickaël CALZARELLI, ALSTOM, mickael.calzarelli@alstomgroup.com

Ce retour d'expérience concerne des projections d'étamage observées sur carte liées à des inductances moulées CMS de type wirewound. Les analyses mettent en évidence une sensibilité particulière de cette technologie à l'humidité absorbée avant assemblage et stress thermique de refusion. La présentation reviendra sur le mécanisme identifié, les conditions d'apparition ainsi que les bonnes pratiques de stockage et d'assemblage nécessaires pour garantir la conformité des cartes en inspection visuelle, et la contradiction avec une classification MSL1 du fabricant.



15h25-15h45 **Fissuration de l'obturateur de condensateurs électrolytiques aluminium**

Matthieu GLEIZES, MBDA, matthieu.gleizes@mbda-systems.com

Ce cas d'analyse concerne des condensateurs électrolytiques aluminium en boîtier CO46 dont l'obturateur (élément plastique fermant le boîtier) est découvert fissuré.

La conséquence de la fissuration de l'obturateur sera la perte d'électrolyte. Cette fuite pourra provoquer une fin de vie prématurée du composant par assèchement du bobino, mais pourra également entraîner des dommages collatéraux pour l'équipement. L'électrolyte, légèrement acide, pourra aggraver l'électronique environnante, engendrant la panne du système.

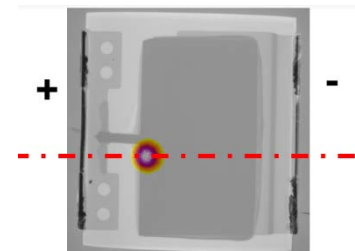
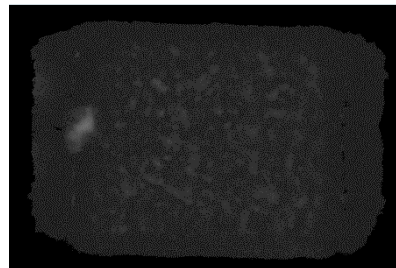
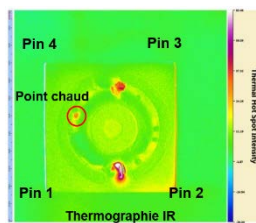
La présentation reviendra sur les causes de la fissuration des obturateurs mais également sur les méthodes mises en œuvre pour réaliser l'évaluation du risque sur des équipements livrés, vis-à-vis des conséquences précitées d'une fuite d'électrolyte.

15h45-16h00 **Monitoring des défauts lors de l'analyse destructive**

Françoise GONNET, Thales R & T, francoise.gonnet@thalesgroup.com

Qui n'est jamais passé à côté d'un défaut en analyse de défaillance, alors que c'était le seul, l'unique composant qu'on a réussi à récupérer ? Beaucoup de frustration n'est-ce pas ?

Cette présentation va aborder quelques cas d'analyses où le monitoring a été essentiel pour trouver le défaut. Que ce soit sur des condensateurs tantale, des condensateurs céramiques, des condensateurs films ou des transformateurs par exemple.



16h00-16h30 **Pause goûter**



Session N°4 « Analyse de défaillance des circuits intégrés VLSI »

16h30-16h35 Introduction de la session

Guillaume BASCOUL, CNES , Guillaume.bascoul@cnes.fr
Suzel LAVAGNE, THALES Six, suzel.lavagne@thalesgroup.com
Vincent RENAUDIN, STMicroelectronics, vincent.renaudin@st.com

16h35-16h55 Quand la dose de dopants fait la différence

Romain HUC, STMicroelectronics, romain.huc@st.com

Quelques atomes de dopant de moins font basculer le comportement d'un dispositif, comment le prouver et corriger le tir ?

À travers un cas concret, cette présentation montrera comment le nanoprobing a permis d'identifier une cause racine liée à la dose de dopants.

Nous montrerons ensuite l'impact de cette analyse de défaillance sur le changement process qui en découle.

16h55-17h15 Méthodologie d'analyse de défaillance appliquée à un refus de qualification sur un composant plastique moulé multiélément stacké

Christelle BISSONNIER, Teledyne e2V, christelle.bissonnier@teledyne.com
Jérémy BURKY, ALTER Technology France, J.Burky@altertechnology.fr

Dans le cadre d'une campagne de qualification d'une mémoire DDR4 BGA empilée, une défaillance a été détectée sur un échantillon. Les caractérisations électriques ont révélé un mode de défaillance atypique affectant une structure d'entrée. Une origine de type décharge électrostatique (ESD) a initialement été envisagée.

L'investigation menée a permis d'identifier un défaut localisé au niveau du back-end, excluant ainsi une défaillance intrinsèque du circuit mémoire. Plusieurs techniques d'analyse ont été mises en œuvre, notamment la microscopie optique, le polissage parallèle, la thermographie Lock-in pour la localisation thermique, ainsi que la tomographie tridimensionnelle.

La défaillance finale n'a toutefois pas pu être observée directement, l'hypothèse privilégiée étant celle d'une formation de CAF (Conductive Anodic Filament), dans un contexte de qualification impliquant des conditions d'humidité. L'analyse conjointe réalisée entre les deux entités a permis, entre autres, d'établir une corrélation entre les signatures de défaillance électrique et les observations physiques des défauts.

17h15-17h35 Analyse de défaillance des TSV dans les produits 3D

Delphine GUILLET, STMicroelectronics, sdelphine.guilet@st.com
Alexandre SECOND, STMicroelectronics, alexandre.second@st.com

Cette présentation traite de l'analyse de défaillance des TSV dans des produits 3D, avec un focus sur les difficultés spécifiques liées à leur structure, notamment les défis d'accès et les problématiques dimensionnelles. Elle aborde les deux grandes familles de défauts rencontrés dans les TSV : les cas de court-circuit ou de courants de fuite, et les cas de circuit ouvert ou résistif. Elle décrit les méthodes de caractérisation électrique, les approches de localisation, la préparation d'échantillon et les coupes transversales par FIB. La présentation se conclut par des résultats d'analyse sur des cas réels.

17h35-18h

Validation d'un banc de test de qualif produit en fonctionnement

Claire VACHER, Lynred, claire.vacher@lynred.com

Dans un contexte de qualification d'un nouveau banc de test de fiabilité de composants en fonctionnement, nous avons exploité dans le cadre de l'analyse de certaines défaillances la combinaison Lock In Thermography et deprocess 3D par FIB. La combinaison de ces deux types d'analyses, non destructive et destructive, nous a permis de remonter à l'origine de certaines défaillances cachées dans le CMOS et non visibles en surface. Nous vous présenterons dans cette session quelques cas concrets de défaillances observées sur des composants ayant subi des cycles de fiabilité sur cartes en fonctionnement pour qualification de ce nouveau banc inédit pour nous. Ces analyses nous ont permis d'identifier des défauts de conception du banc et de renforcer la robustesse en termes de protection ESD, contrainte mécanique des sockets etc...

18h

A demain



Jeudi 11 juin 2026

Session N°5 “ Défiabilisation des composants dans le process industriel ”

10h30-10h35 Introduction de la session

Jérôme TOULZE, AIRBUS Commercial Aircraft, jerome.toulze@airbus.com
Cédric LYORET, Thales Research & Technology, cedric.lyoret@thalesgroup.com
Matthieu GLEIZES, MBDA, matthieu.gleizes@mbda-systems.com

10h35-10h55 Défaillance, sans dégradation, de composants assemblés.

Julien LE HELLOCO, MBDA, julien.le-helloco@mbda-systems.com

Pour les composants électroniques, l'étape d'assemblage est toujours une étape stressante pouvant induire des dégradations si elle est mal réalisée. Souvent l'étape d'assemblage va dégrader de manière irréversible le composant. Néanmoins, malgré toutes les précautions prises, il arrive encore que certains composants deviennent défaillants une fois reportés, et ce, sans pour autant avoir été endommagés par le process d'assemblage ! Deux cas de défaillance en utilisation seront présentés :

- Cas d'un filtre RF qui présente des comportements erratiques une fois assemblé
- Cas d'un oscillateur MEMS dont les performances sont dégradées une fois assemblé

10h55-11h30 **Protéger les composants des risques de défiabilisation durant l'assemblage.**

Le standard J-STD-075 et la classification PSL.

Arnaud GRIVON, Thales Global Services, arnaud.grivon@thalesgroup.com

Les composants électroniques sont conçus pour être assemblés sur une carte électronique ce qui les expose à des chocs thermiques de brasage et à différentes autres contraintes susceptibles de les endommager ou de les défiabiliser.

Le cas le plus connu est celui des composants CMS en boîtiers plastiques qui absorbent de l'humidité en stockage avant brasage et peuvent être dégradés lors de la refusion (effet "popcorn"). Les risques de défiabilisation liés à la présence d'humidité lors de la refusion sont bien connus et caractérisés. Ils sont couverts par le standard IPC/JEDEC J-STD-020 qui définit une classification en niveaux MSL (Moisture Sensitivity Level) de sensibilité à l'humidité avec des pratiques de gestion du stockage (conditionnement, durées d'exposition à l'humidité, étuvage...) des composants en fonction de leur niveau MSL. Ce système installé depuis plusieurs dizaines d'années est universellement utilisé par les fabricants de composants et prévient efficacement les risques d'effets popcorn.

Les autres risques de défiabilisation induits par les procédés d'assemblage de carte électronique sont couverts par le standard compagnon ECIA/IPC/JEDEC J-STD-075 et des niveaux de sensibilité PSL (Process Sensitivity Level) similaires. Toutefois, si ce standard existe depuis 2008, il reste, à la différence du standard J-STD-020, très peu connu et marginalement utilisé dans l'industrie, ce qui occasionne de nombreux cas de non-qualité et de défauts latents de fiabilité.

La présentation s'attachera à montrer plusieurs cas d'endommagements de composants générés par les procédés d'assemblage (brasage, nettoyage, inspection RX) et à mettre en évidence dans quelle mesure l'identification des composants sensibles permet de les éviter grâce à la classification PSL.

11h30-11h40 **Défaillance d'Oscillateurs MEMS sur ARIANE6**

Cristel BRU, ARIANE GROUPE, christel.bru@ariane.group

Bien que les sélections, les validations des composants EEE puis la qualification aux environnements (Thermiques, Mécaniques, CEM, ...) des équipements électroniques embarqués soient réalisées en amont, il nous arrive de découvrir tardivement des anomalies.

Certaines de ces anomalies ne sont pourtant ni liées à des défauts de jeunesse (Early failure), ni à des défauts d'usure (Wear-out).

Le cas présenté ici est une « défaillance » tout à fait originale rencontrée sur le Programme du nouveau lanceur ARIANE6 en 2022.

Découverte au cours de la qualification système (HFT pour Hot Firing Test) du moteur VINCI à LAMPOLDSHAUSEN (Allemagne), il a été mis en évidence une sensibilité à l'environnement Hélium d'Oscillateurs MEMS (Micro ElectroMechanical System) sur un équipement qualifié du bord.

Cette rapide présentation est destinée à vous exposer les raisons de la défaillance et les conséquences induites au sein de nos programmes.

11h40-12h00 **Défiabilisation de filtres EMI CMS suite à assemblage sur carte**

Matthieu GLEIZES, MBDA, matthieu.gleizes@mbda-systems.com

Cette présentation traite de la défiabilisation de filtres EMI CMS assemblés au four phase vapeur. Nous verrons comment les conditions d'assemblage, et notamment la phase de vide pendant le cycle de refusion, permet un mécanisme de refonte des brasures interne des filtres entraînant la génération de courts-circuits.

12h00-14h00 **Pause déjeuner**



14h00-14h20 **Défiabilisation de relais plastiques traversant lors d'une réparation**

Matthieu GLEIZES, MBDA, matthieu.gleizes@mbda-systems.com

La réparation de composants sur carte après assemblage peut entraîner des dommages collatéraux sur d'autres composants. Nous verrons l'effet papillons provoquée par une étiquette mal positionnée, sur des composants qui n'avaient rien demandé.

14h20-14h40 **Dégradation d'optocoupleurs dans un environnement d'huile.**

Cédric Lyoret, Dominique Facon, Thales Research and Technology, cedric.lyoret@thalesgroup.com, dominique.facon@thalesgroup.com

L'objet de cette présentation concerne des problématiques observées sur des optocoupleurs utilisés sur un équipement baignant dans de l'huile. En exploitation, plusieurs défaillances de l'équipement ont été identifiées et attribuées aux optocoupleurs.

L'analyse initiale a pour objectif de confirmer les défaillances de ces optocoupleurs et d'en identifier la cause racine.

Pour valider certaines hypothèses, un plan d'essais de vieillissement accéléré a été mis en place.

Les essais réalisés tendent à confirmer une influence de l'huile sur la dégradation des diodes d'émissions. Par ailleurs, une évolution de design de la diode d'émission a été identifiée selon les lots de fabrication d'optocoupleurs. Le nouveau design de diodes d'émissions semble ne pas présenter de défauts en utilisation.

Afin de remédier à ces problématiques, les nouvelles fabrications d'équipements vont proposer d'être équipées avec des nouvelles diodes d'émissions et avec, une validation, en amont, du nouveau lot de composants. D'autres solutions sont envisagées en rajoutant un glob-top en surface des optocoupleurs.

14h40-15h00 **Risque de défiabilisation de cartes électroniques lors de l'intégration mécanique**

Magalie VIGIER, AIRBUS Commercial Aircraft, magalie.vigier@airbus.com

Dans le cadre d'investigations menées sur une carte détectée non fonctionnelle lors d'un test en production, la présence de FODs métalliques a été détectée en vis-à-vis des taraudages utilisés pour le vissage d'un capot de protection au niveau de la connectique. Même s'il n'a pas été démontré que ces copeaux métalliques avaient un lien direct avec le défaut de la carte, leur présence questionne sur les risques fonctionnels à moyen ou long terme et de fiabilité, d'autant plus que certains copeaux ont été localisés au niveau du connecteur de la carte.

Cette présentation décrit l'ensemble des expertises menées pour caractériser ces copeaux, leur quantité et taille en fonction de différentes configurations de montage du cadre de la carte (avec type de vis) et du capot de protection, testées

pour reproduire le défaut et déterminer la cause racine de génération de ces FODs.

Enfin, seront présentées les différentes solutions évaluées à court et moyen terme pour éviter la génération de ces copeaux métalliques : application de colle, utilisation de lubrifiant, reprise des cadres carte, actions auprès du fournisseur du cadre et notamment sur le taraudage, modification de la procédure de montage,..

15h00-15h20 **Dégradation de relais électromécaniques pendant le process de report.**

Jérôme TOULZE, AIRBUS Commercial Aircraft, jerome.toulze@airbus.com

Cette présentation aborde un cas de dégradation du boîtier de relais électromécaniques détecté sur des cartes électroniques utilisant un process de report à la vague sélective. La conséquence de cet endommagement concerne un risque lié à l'intégrité du boîtier du composant.

L'analyse a consisté dans un premier temps à identifier la cause racine de la défaillance à partir du constat et des principales hypothèses.

Au-delà de cette analyse de cause, des activités d'évaluation du risque technologique ont été menées dans la mesure où le défaut n'était potentiellement pas détectable sur toutes les cartes.

Le risque de défaut fonctionnel a pu être rapidement écarté au vu des signatures de défaut ; l'objectif était alors d'évaluer la probabilité de défauts latents sur des composants dont le défaut n'aurait pas été détecté pendant la fabrication, notamment au niveau de l'herméticité des composants.

15h20-15h40 **Défiabilisation d'un substrat de circuit intégré de composant Flip-Chip BGA.**

Mickaël CALZARELLI, ALSTOM, mickael.calzarelli@alstomgroup.com

Ce retour d'expérience traite de dégradations du substrat observées sur des composants Flip-Chip BGA en phase d'utilisation. Les analyses ont mis en évidence une vulnérabilité accrue des zones de marquage laser, où la protection du substrat peut être localement fragilisée par le process industriel fabricant. En présence de contraintes environnementales, de matériaux annexes et de variabilité process carte, ces zones peuvent devenir le point d'initiation de mécanismes de corrosion et de défiabilisation progressive. La présentation illustre le lien entre process industriels, source de contaminants, conditions d'utilisation et impact sur la fiabilité.

15h40-16h00 **Condensateurs tantale montés à l'envers**

Matthieu GLEIZES, MBDA, matthieu.gleizes@mbda-systems.com

Les condensateurs tantale, malgré le fait qu'ils soient polarisés, peuvent être assemblés sur carte de manière contrariée sans que cela soit détectable électriquement, notamment si la tension d'utilisation est faible par rapport à la tension d'utilisation.

Nous verrons dans cette analyse quelles sont les conditions qui ont permis la détection du problème et l'analyse de risque faite au niveau système.

16h00-16h30 **Pause goûter**

